



TITLE:

デジタル移動通信携帯機用送受信回路の研究(Dissertation_全文)

AUTHOR(S):

山尾, 泰

CITATION:

山尾, 泰. デジタル移動通信携帯機用送受信回路の研究. 京都大学, 1998, 博士(工学)

ISSUE DATE:

1998-05-25

URL:

<https://doi.org/10.11501/3138645>

RIGHT:

デジタル移動通信携帯機用送受信回路の研究

1998年2月

山 尾 泰

目 次

主要記号	s-1～s-5
第1章 序 論	1
1.1 研究の背景	1
1.2 研究対象	4
1.3 研究課題の所在と論文の概要	6
第1章参考文献	8
第2章 GaAs FETを用いた直交変調器の設計	11
2.1 まえがき	11
2.2 直交変調器のデジタル化	12
2.2.1 基本構成	12
2.2.2 ダブルバランスミキサのデジタル化	12
2.3 回路のバランスとスプリアス	14
2.3.1 D-Aのバランス	14
2.3.2 高周波回路のバランス	17
2.3.2.1 搬送波の直交性	17
2.3.2.2 FETのアイソレーション	19
2.4 実験	21
2.4.1 実験回路	21
2.4.2 実験結果	22
2.5 むすび	25
第2章参考文献	26
第3章 低消費電力直交変調IC	27
3.1 まえがき	27
3.2 基本構成	27
3.3 回路設計	29
3.3.1 定位相差型90度合成器	29
3.3.2 ダブルバランスミキサ(DBM)	32
3.3.2.1 FETアナログスイッチ型DBM	32
3.3.2.2 ギルバート型乗算器によるDBM	33

3.3.3	ブートストラップ型バッファ増幅器	34
3.4	試作ICの特性	36
3.4.1	諸元	36
3.4.2	特性	37
3.4.2.1	信号空間軌跡	37
3.4.2.2	変調スペクトル	39
3.5	むすび	42
第3章	参考文献	43
第4章	DSPを用いた直交形デジタル・アナログ共用FM変調器の設計	45
4.1	まえがき	45
4.2	基本構成と動作	46
4.3	DSPによる雑音	47
4.3.1	標本化に起因する側帯波雑音	48
4.3.2	量子化雑音	53
4.4	変調器の設計	58
4.5	実験	59
4.6	むすび	64
第4章	参考文献	65
第5章	GaAs広帯域モノリシックスイッチ	67
5.1	まえがき	67
5.2	回路設計	68
5.2.1	FETスイッチの等価回路	68
5.2.2	SPDTスイッチの設計	70
5.2.3	DPDTスイッチの設計	75
5.3	特性	76
5.3.1	SPDTスイッチの特性	77
5.3.2	DPDTスイッチの特性	81
5.4	アイソレーションの改善法	81
5.4.1	多段接続	82
5.4.2	FETプロセスの最適化	82
5.4.3	回路上の改善	83
5.5	むすび	83

第5章 参考文献	84
第6章 受信レベル線形予測を用いたアンテナ選択ダイバーシチ受信法	85
6.1 まえがき	85
6.2 予測アルゴリズム	86
6.2.1 原理	86
6.2.2 受信機構成とアルゴリズム	87
6.3 特性	90
6.3.1 測定系	90
6.3.2 ダイバーシチ特性	91
6.4 むすび	96
第6章 参考文献	98
第7章 デジタル移動通信方式用携帯機の構成法	99
7.1 まえがき	99
7.2 4相PSK方式の比較	99
7.3 携帯機の構成法	102
7.3.1 送信部	102
7.3.2 受信部	104
7.3.2.1 アンテナ選択ダイバーシチ	104
7.3.2.2 リミッタIF増幅器の適用	104
7.3.2.3 復調器	105
7.3.3 シンセサイザ部	105
7.4 伝送特性	105
7.4.1 送信スペクトル	106
7.4.2 誤り率特性	107
7.4.3 IF-BPFによる歪の対策	110
7.5 消費電力設計	110
7.5.1 デジタル携帯機の電力設計	110
7.5.2 アナログ携帯機との比較	112
7.6 デジタル携帯機の実現例	114
7.7 むすび	115
第7章 参考文献	116
第8章 結 言	119

第 8 章参考文献	122
謝辞	123
付録 搬送波成分のレベル算出に用いるFET等価回路 (第 2 章)	125
本論文に関する著者の発表論文等	127

主 要 記 号

a	搬送波の振幅 (V)
A_k, A_k'	k 次の標準化雑音の振幅
B_{-6dB}	IFバンドパスフィルタの6 dB低下帯域幅 (Hz)
$B_b T$	送信ベースバンド帯域制限係数
B_k, B_k'	k 次の標準化雑音による位相変調指数
C	搬送波電力 (W)
$c(t)$	複素包絡線の同相成分
C_{DG}	パッケージ入FETのゲート・ドレイン間容量 (F)
C_{DS}	パッケージ入FETのソース・ドレイン間容量 (F)
CIR	搬送波電力と同一チャネル干渉電力の比
CNR、 C/N	搬送波電力と雑音電力の比
d	FETの活性層の厚み (m)
D/U	希望波電力と妨害波電力の比
e	電子の電荷 (C)
$E(t)$	変調波の複素包絡線
$e(t)$	変調波
E_b/N_0	1ビットあたりの信号電力と雑音電力密度の比
$e_{I\cdot}(t)$	同相成分用ダブルバランスミキサの出力
$e_s(t)$	標準化されてホールドされた変調入力信号によるFM変調波
$F[X]$	X のフーリエ変換
f_a	D-A変換器出力のLPFのカットオフ周波数 (Hz)
f_b	符号速度 (ビット/秒)
f_c	搬送波周波数 (Hz)
f_{ch}	チャネル間隔 (Hz)
f_{cm}	搬送波周波数の上限 (Hz)

f_d	FMまたはFSK信号の最大周波数偏移 (Hz)
f_D	最大ドップラー周波数 (Hz)
f_{DSP}	デジタル信号処理クロック周波数 (Hz)
f_c	エンファシス/ディエンファシス回路のコーナ周波数 (Hz)
f_h	高域遮断周波数 (Hz)
f_l	低域遮断周波数 (Hz)
f_m	変調周波数 (Hz)
f_s	標準化周波数 (Hz)
$F_s(f)$	標準化されてホールドされた変調入力信号によるFM変調スペクトル
$G(f)$	変調入力信号のスペクトル
$g(t)$	変調入力信号
$g_D(t)$	標準化および量子化された変調入力信号
g_m	FETの相互コンダクタンス (S)
$G_s(f)$	標準化されてホールドされた変調入力信号のスペクトル
$g_s(t)$	標準化された変調入力信号
$G_c(f)$	量子化雑音のパワースペクトル密度
$H_1(f)$	検波後BPFの伝達関数
$H_D(f)$	ディエンファシス回路の伝達関数
$H_{TRX}(f)$	変復調器総合の伝達関数
I_b	ドレインバイアス電流 (A)
I_D	DPDTスイッチのポート間アイソレーション (dB)
I_{Lmax}	負荷に供給される無歪みの最大交流電流 (A)
IM_3	3 次の混変調歪
I_S	SPDTスイッチのポート間アイソレーション (dB)
$J_1(x)$	一次の第1種 Bessel 関数

$K(t)$	標準化雑音による微小位相変動項
K_s	FETの構造による抵抗係数
L	FETスイッチのポート間挿入損失 (dB)
l_g	FETのゲート長 (m)
M_i	アンテナ <i>i</i> による自局向けスロットにおける平均的な受信レベルの予測値
N_d	不純物濃度
N_k	k 次の標準化雑音による側帯波雑音の単側帯波あたりの電力 (W)
N_{GF}	FM受信出力に含まれる量子化雑音電力 (W)
N_{GP}	PM受信出力に含まれる量子化雑音電力 (W)
P_e	平均ビット誤り率
P_{max}	負荷に供給される無歪みの最大交流電力 (W)
R_{CB}	D-Aの直流誤差による搬送波成分のスプリアスレベル (dB)
R_{CF}	FETのアイソレーション不完全による搬送波成分のスプリアスレベル (dB)
R_{ch}	FET等価回路におけるチャネル抵抗 (Ω)
R_d	FET等価回路におけるドレイン抵抗 (Ω)
R_D	ドレインバイアス抵抗 (Ω)
$\text{Re} [z]$	複素数 z の実部
R_{IA}	D-Aの振幅誤差によるイメージ成分のスプリアスレベル (dB)
R_{ij}	アンテナ <i>i</i> による受信レベルの <i>j</i> 番目の測定値
R_{IG}	直交搬送波位相誤差によるイメージ成分のスプリアスレベル (dB)
R_L	負荷抵抗 (Ω)
R_{ON}	FETのON抵抗 (Ω)
R_s	FET等価回路におけるソース抵抗 (Ω)
$s(t)$	複素包絡線の直交成分
S/N	信号電力と雑音電力の比

S_{11}	入力反射Sパラメータ
S_{22}	出力反射Sパラメータ
S_o	量子化器の入力範囲に等しいPeak-to-Peak電圧を持った正弦波（全負荷正弦波）の信号電力（W）
S_p	PM受信出力における全負荷正弦波の信号電力（W）
T	パルス（符号）繰り返し周期（s）
t_F	自局向けスロットの終了時刻
t_S	自局向けスロットの開始時刻
T_{SL}	TDMAスロット長（s）
t_{sw}	FETスイッチの切替時間（s）
u	量子化（A-D変換）ビット数
V_{bi}	FETのビルトイン電圧（V）
V_{CONT}	FETスイッチがオフ状態におけるゲートバイアス電圧（V）
V_{DS}	FETのドレイン・ソース間電圧（V）
V_{GS}	FETのゲート・ソース間電圧（V）
V_I	ダブルバランスミキサのベースバンド入力信号電圧（V）
V_{ME}	ベクトル変調誤差
V_o	ダブルバランスミキサの出力信号電圧（V）
V_R	入力搬送波の振幅（V）
V_{th}	FETのしきい値電圧（V）
w	D-A変換ビット数
W_g	FETのゲート幅（m）
$W_c(f)$	規格化された量子化雑音パワースペクトル密度
Z_o	伝送線路の特性インピーダンス（ Ω ）
Γ_k	k 次の標準化雑音による側帯雑音と搬送波の電力比
ΔA	同相・直交成分間の振幅誤差

ΔB_C	同相成分の直流誤差
ΔB_S	直交成分の直流誤差
$\Delta \psi$	直交搬送波位相誤差 (rad)
α	ロールオフ率
$\gamma(t)$	標本化雑音
δ	FETの容量偏差
$\delta(f)$	インパルス (デルタ) 関数
$\varepsilon(t)$	量子化雑音
ε_n	量子化雑音標本値
ε_r	比誘電率
θ_1	90度合成器におけるI-ch信号位相
θ_2	90度合成器におけるQ-ch信号位相
μ	電子の移動度
ν	量子化ステップ幅 (V)
$\rho_e(R)$	受信電力 R に対する差動QPSKの誤り率
$\rho_R(R)$	ダイバーシチ選択後の受信電力 R の確率密度関数
σ_ε^2	量子化雑音の分散
τ	FETのON抵抗とゲート・ドレイン間容量がつくる時定数 (s)
$\phi(t)$	変調位相軌跡 (rad)
χ	FETのON抵抗の製造偏差
ω	角周波数 (rad/秒)

第1章 序 論

1.1 研究の背景

通信は人間が社会生活を営む上で必要不可欠な要素である。「いつでも」「どこでも」「だれとでも」コミュニケーションしたい、という人類の夢は、移動通信技術の急速な発展・普及により、ようやく誰にでも手の届く範囲に入ろうとしている。

ここで、移動通信の発展経過を今一度振り返ってみると、その利用形態は、量的にも質的にも大きく変化してきていることがわかる。そもそも移動通信の発展の初期段階においては、固定通信網ではカバーできない限定された場所や場合をカバーすることが大きな目的であった。（例えば日本で最初の公衆移動通信サービスは、昭和27年にサービス開始された港湾船舶電話であった。）しかしながら移動通信の発展・普及および移動通信技術の革新によって、サービス提供エリアの拡大、加入者数の飛躍的な増加などの量的な面で著しい変化があり、また質的な面では通信品質の向上、サービスの多様化、利用者層の拡大、および利用目的の多様化などの変化が起こっている。この結果、移動通信は固定通信網を補間するものから、固定通信と並ぶ重要かつ独立した通信網へと位置付けが変化しつつある。

このような変化を分析すると、「パーソナル化」と「サービスの多様化」という潮流に基づいていると思える。すなわち、技術革新による周波数の有効利用がシステムの大容量化を可能とし、端末の小形・低消費電力化、料金の低下が利用者層の拡大、プライベート利用を進め、これが利用者数の増加をさらに加速し、さらなる端末価格および料金の低下を招き、最終的には1人1台の普及に至る、というシナリオが、「パーソナル化」の潮流である。また、音声のみならず、様々な形態の情報の通信が可能になり、これを選択することによって、利用者が最も自分に適したサービスを適切なコストで受けられるようになる、というシナリオが、「サービスの多様化」の潮流のめざすところであろうと考えられる。

このような潮流を技術面で可能とするのが、デジタル移動通信技術である。日本においては、平成5年3月に時分割多元接続方式（Time Division Multiple Access：TDMA）を用いたデジタル移動通信システム（PDC方式）⁽¹⁾⁽²⁾のサービスが開始され、平成9年末で2000万人以上のユーザに使用されている。加入者数はさらに

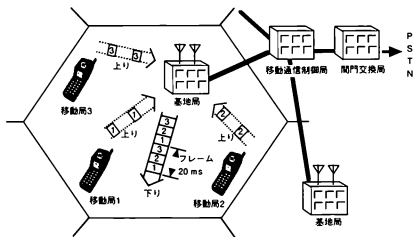


図 1.1 TDMAデジタル移動通信システム

増加しており、西暦2000年には3～4000万人に達すると予想される。

TDMAを用いたデジタル移動通信システムの概念図を図1.1に示す。PDC方式で新たに実現された重要な技術は多数あるが、本論文の研究対象である携帯機に関連する主な技術は以下のとおりである。

① $\pi/4$ シフトQPSK無線伝送技術⁽³⁾⁽⁴⁾

周波数利用効率の高い移動通信システムとするためには、変調スペクトルが狭帯域でかつ同一チャネル干渉に強い無線伝送方式を実現する必要がある。

従来、移動通信用の変調方式としては、非線形特性を有する飽和型電力増幅器を用いても変調スペクトルが広がらず、かつ高速フェージング伝搬路における最大30dB以上の振幅変動の影響をも避けられる定包絡線の変調方式が使用されてきた。具体的には、アナログ移動通信では周波数変調(FM)または位相変調(PM)方式が用いられてきた。またヨーロッパで1992年に標準化されたTDMAデジタル移動通信方式であるGSM(Global System for Mobile Communications)方式では、日本で開発されたGMSK(Gaussian-filtered Minimum Shift Keying)⁽⁵⁾が用いられている。

しかしながら包絡線が一定という条件の元では狭帯域化に限界がある。伝送効率

(伝送速度と無線チャネルにおける占有帯域幅との比)は、周波数利用効率を決定する重要なパラメータのひとつであるが、GMSKの約1という数値に対して、線形変調方式である $\pi/4$ シフトQPSKでは、約1.3～1.5が可能であり、より高い周波数利用効率が予想された⁽⁶⁾。そこで、 $\pi/4$ シフトQPSKを移動通信環境に適用して狭帯域かつ良好な伝送特性を実現するため、送信側では高精度・低消費電力の直交変調器⁽⁷⁾と高効率線形電力増幅器⁽⁸⁾が研究・実用化され、受信側では線形予測アンテナ選択ダイバーシチ方式⁽⁹⁾、適応同期検波方式⁽¹⁰⁾および近似ナイキスト伝送⁽¹¹⁾が研究・実用化された。

② 高効率音声符号化・誤り制御技術

VSELP (Vector Sum Excited Linear Prediction) ⁽¹²⁾、PSI-CELP (Pitch Synchronous Innovation CELP) ⁽¹³⁾などの高効率音声符号化・誤り制御技術が研究・実用化され、この結果、11.2 kbps (VSELP)、5.6 kbps (PSI-CELP)という、世界で最も低い伝送速度による携帯電話システムが実現した。これによって、周波数利用効率が大きく向上し大容量化が達成されたのはもちろん、雑音に対する耐力が向上し、平均送信出力の低減が可能になった。また音声の有無を判定して無音時の送信を停止するVOX (Voice Operated Transmission) 技術により、電池がよりいっそう長持ちするようになった。また、音声信号、制御信号の双方ともデジタル信号として処理することができ、回路の集積化が容易となり、端末の小形化が可能になった。

③ モバイルアシステッドハンドオフ⁽¹⁴⁾

セル方式移動通信システムにおいては、一つの基地局がカバーするエリアをセルと呼ぶ。大容量化のためにはセルの半径を小さく(小ゾーン化)して周波数繰り返し距離を短くすることが有効である。ところが、小ゾーン化すると移動端末がセル間を移行する頻度が増える。この時、通信が断とにならないように、セル(基地局)を切り替える制御が必要である。従来のアナログ移動通信システムでは、通信中の端末からの送信電波を周辺の複数の基地局でモニタし、このデータを制御局で収集して切り替え先のセルを決定していた。この処理が基地局側の大きな負荷となり、小ゾーン化に限界があった。これに対してTDMA移動通信システムでは、移動端末が高速チャネル切り替え可能な周波数シンセサイザ⁽¹⁵⁾を搭載し、通信に使用していないスロットを用いて周辺基地局からの電波を高速にモニタし、切り替え先のセ

ルを基地局側に報告することで、基地局側の切り替え処理を大幅に軽減することとした(MAHO: Mobile Assisted Hand-off)。この結果、小ゾーン化が可能になり、大容量化が容易となった。

④ 高品質FAX、モデム信号通信技術

電波の不安定な移動通信環境で非音声系の信号を高品質に伝送するため、G3 FAX信号に対しては再送により誤りを制御するWORM-ARQ (ARQ with Window-control Operation based on Reception Memory)¹¹⁶⁾を、またモデム信号に対しては誤り訂正符号(FEC)を適用した。これにより、移動通信においても多様なサービスが安定に受けられるようになった。

1.2 研究対象

本研究は、ディジタル移動通信用の携帯機(以下ディジタル携帯機と略する)の実現を目的として、これに必要な回路技術に焦点を当てたものである。前節で述べたように、ディジタル携帯機は単に通信に必要な性能・品質を満足するだけでは不十分で

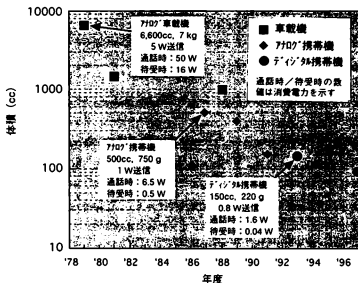


図 1.2 移動端末の体積の変遷

あり、ユーザの利便性（大きさ、重量、電池使用可能時間、価格など）の確保が重要である。

図1.2は、これまでに自動車・携帯電話方式でサービスに供せられた移動端末の体積の変遷を示したものである。本研究を開始した昭和54年は、東京で800MHz帯を用いたセル方式アナログ自動車電話システムが世界初の商用システムとして運用開始された年である。この時サービスに供された移動機の大きさは、6600cc、7kgであった。当時はデジタル移動通信方式の研究が始まったばかりであり、デジタル携帯機用の回路部品は皆無であり、小形・低消費電力かつ低価格なデジタル携帯機が実現可能かどうかの見通しは全く得られていなかった。

デジタル携帯機の基本構成を図1.3に示す。アンテナ部、送信部、受信部、シンセサイザ部、ベースバンド処理部、音声処理部、制御部、操作部、送受話器に大別される。各部の具体的な構成は変調方式、等化器の有無等により異なるが、いずれの場

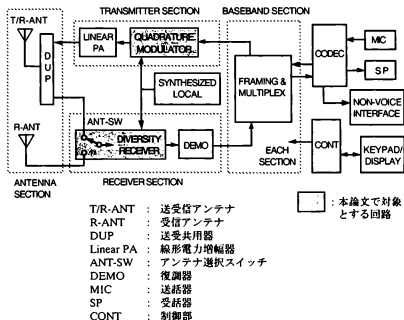


図1.3 デジタル携帯機の基本構成

合にも必要不可欠で、かつデジタル方式固有の回路であるため、新たに検討が必要な回路としては、

- (a) 変調回路 (Quadrature Modulator)
- (b) ダイバーシチ受信回路 (Diversity Receiver)
- (c) 復調回路 (Demodulator)
- (d) フレーム多重・分離回路 (Framing & Multiplexing circuit)
- (e) 音声符号化回路 (CODEC)

があった。

本研究では、上記 (a) と (b) についてまず詳細な検討を行い、小形・低消費電力かつ低価格を可能とするいくつかの回路形式を提案し、各回路の設計法を確立した。次に、その他の回路の検討状況を考慮した上で、PDC方式用携帯機の設計構想について検討し、小形・低消費電力のデジタル携帯機が実現可能であることを明らかにした。さらに、デジタル・アナログ両方式に使用可能なコンパチブル携帯機用の変調回路についても検討を行い、その設計法を明らかにした。

1.3 研究課題の所在と論文の概要

小形・低消費電力かつ低価格な携帯機を実現するためには、各回路に対して以下の要求が課せられる。

- (1) モノリシック集積化 (LSI 化) が可能なこと。またその場合、チップ面積が小さく、歩止りがよくできると共に、外付け部品が少ないこと。
- (2) 無調整化が可能なこと。
- (3) 消費電力が少ないこと。

また当然ながら、

(4) 移動通信という不安定な電波伝搬環境において安定な通信を可能にすること。
が必要である。

本研究を開始した段階では、変調回路については、固定通信用、或いは衛星通信用のモノリシックICの開発例が一部報告されていたが⁽¹⁷⁾⁽¹⁹⁾、消費電力が大きく、携帯機にはとても使用できなかった。また全ての機能を内蔵したワンチップICではなかった。したがって、大幅に消費電力を低減した携帯機用モノリシック変調器の実現が課

題であった。

また受信回路については、移動通信における厳しいフェージング環境下で通信品質を確保するためにダイバーシチ受信が必要と考えられたが、小形・低消費電力かつ低価格が要求される携帯機において、いかなるダイバーシチ受信法が適しているか、またそれに必要な回路部品をいかに実現するかは未知であり、検討課題であった。従来から知られた検波後選択ダイバーシチ受信法をデジタル携帯機に適用することは可能であったが⁴⁾、これでは、アナログ携帯機に比べてより一層の小形・低消費電力化、低価格化を実現する、という目標に対して不十分であった。

さらに、各回路の実現の見通しを得た後で、携帯機の全体構成法、設計構想について検討し、小形・低消費電力のデジタル携帯機が実現可能であることを明らかにする必要があった。

本論文では、まず第2章において GaAs FET を用いた直交変調器の設計法を明かにし、携帯機用モノリシック変調器の実現性を見通しを得る。第3章では、この設計法に基づいた変調 IC を作製し、優れた変調特性と、従来に比べ大幅な低消費電力化が達成できることを実証した。さらに、デジタル・アナログ両方式に使用可能なコンパチブル携帯機用の変調回路についても検討を行い、その設計法を第4章で明らかにした。次に第5章では、携帯機の小形化に有効なアンテナ選択ダイバーシチ受信に用いる高周波スイッチとして、GaAs FET によるモノリシックスイッチの設計法を明らかにすると共に、ICを作製して良好な特性が得られることを示した。続く第6章では、アンテナ選択ダイバーシチ受信特性の改善を目的として、受信レベル線形予測アルゴリズムの適用について検討し、その効果を定量的に明らかにした。

以上の検討結果とこれら以外の回路の検討状況を考慮した上で、第7章において PDC方式用携帯機の設計構想について検討した。この結果、小形・低消費電力のデジタル携帯機が実現可能であることを明らかにした。

第8章は第2章から第7章までの研究成果を総括し、本論文のまとめとしている。

[第1章 参考文献]

- (1) 木下, 中島, 若尾, M. J. McLaughlin, “ディジタル移動通信方式,” 電子情報通信学会誌, vol. 77, no. 2, pp. 161-173 (1994).
- (2) ディジタル方式自動車電話システム標準規格, 社団法人 電波産業会, RCR STD-27F (1997).
- (3) 大野, 伊倉, 鷹見, 田中, “ディジタル移動無線伝送技術,” NTT R&D, vol. 40, no. 10, pp. 1291-1298 (1991).
- (4) 大野, 安達, “QDPSK移動無線伝送における検波後選択ダイバーシチ受信の効果,” 信学論(B), vol. J73-B-II, no. 11, pp. 651-657 (1990-11).
- (5) 室田, 平出, “GMSK変調方式の伝送特性,” 信学論 (B) , vol. J64-B, no.10, pp.1123-1130 (昭56-10).
- (6) Y. Akaiwa and Y. Nagata, “Highly Efficient Digital Mobile Communications with a Linear Modulation Method,” IEEE J. Select. Areas Commun., vol. SAC-5, no. 5, pp. 890-895 (June 1987).
- (7) 山尾, 斉藤, “ディジタル移動通信用低消費電力直交変調IC,” 信学論(C), vol. J76-C-I, no.11, pp. 453-461 (1993-11).
- (8) K. Chiba, T. Nojima and S. Tomisato, “Linearized Saturation Amplifier with Bidirectional Control (LSA-BC) for Digital Mobile Radio,” Proc. IEEE G'COM'90, pp. 1958-1962 (Dec.1990).
- (9) Y. Yamao and Y. Nagao, “Predictive Antenna Selection Diversity (PASD) for TDMA Mobile Radio,” 信学論(EB), vol. E77-B, no. 5, pp. 641-646 (May 1994).
- (10) S. Saito and T. Takami, “A Novel QPSK Demodulation LSI (ACT-Demod) for Digital Mobile Radio,” IEEE 41st VTC Conf. Record, pp. 652-656 (May 1991).
- (11) 鷹見, 斉藤, 富里, 山尾, “QPSK移動無線通信における近似ナイキスト伝送の検討,” 信学論(B), vol. J74-B-II, no. 7, pp. 405-412 (1991-7).
- (12) I. Gerson and M. Jasiuk, “Vector Sum Excited Linear Prediction (VSELP) Speech Coding at 8 kbps,” Proc. ICASSP '90, pp. 461-464 (1990).
- (13) T. Moriya et al. “Pitch Synchronous Innovation CELP (PSI-CELP),” IEICE Trans. Fundamentals, vol. E76-A, no. 7, pp.1177-1180 (July 1993)
- (14) 鈴木, 前原, 尾上, “ディジタル移動通信における移動局自律ゾーン判定,” 1990信学秋季全大, B-244 (1990).

- (15) 垂沢, 山尾, 齊藤, “デジタルループプリセット形高速周波数シンセサイザ,” 信学論(B), vol. J75-B-II, no. 6, pp. 345-353 (1992-6).
- (16) S. Ito, K. Sawai, S. Uebayashi and T. Matsumoto, “Facsimile Transmission Using WORM-ARQ in TDMA Cellular System ,” IEEE 42nd VTC Conf. Record, pp. 247-250 (May 1992).
- (17) H. Kikuchi, S. Konaka and M. Umehira, “GHz-band Monolithic MODEM ICs,” IEEE Trans. Microwave Theory & Tech., vol. MTT-35, no.12, pp. 1277-1282 (Dec. 1987).
- (18) 今井, “1チップ直交位相自動制御形変調回路,” 1989信学春季全大, B-922 (1989).
- (19) R. Pyndiah, P. Jean, R. Leblanc and J. Meunier, “GaAs Monolithic Direct Linear (1-2.8 GHz) Q.P.S.K. Modulator,” 19th European Microwave Conference, London, pp. 597-602 (Sept. 1989).

第2章 GaAs FETを用いた直交形変調器の設計

2.1 まえがき

移動通信の分野で用いられるデジタル変調方式として、GMSK⁽¹⁾や $\pi/4$ シフトQPSK⁽²⁾が代表的である。これらの方式では、同期検波によって良好な誤り率特性を得ることができるが、そのためには、搬送波周波数が安定で、且つ変調指数を正確に設定できる変調器が必要である。また、この変調器を小形無線機に用いることを考慮すると、小形且つ経済的なものが必要であり、モノリシックIC化が容易な回路構成を迫及しなければならない⁽³⁾。

これらの観点から、筆者らは直交形変調器を検討し、デジタル信号処理(DSP: Digital Signal Processing)の適用により精度のよいGMSK変調波が得られることを見出した。ただし、これに用いる2つのミキサについては、出力レベルの相互偏差が小さく、且つスプリアスの小さい高精度のミキサが必要である。また、これらのミキサには移動通信で使用される無線周波数(VHF帯~UHF帯)で動作することが望まれる。これらの要求をほぼ満足するミキサとして、従来はリング変調器⁽⁴⁾を用いていた。しかしながら、リング変調器は平衡-不平衡変換用のコイルを含むためモノリシックIC化が困難であり、小形化・経済化に限界があった。一方、モノリシックIC化されたミキサで上述の動作周波数を満足するものは報告されていなかった。

本章では、モノリシックIC化が容易な構成でVHF帯~UHF帯においてリング変調器と同等以上の特性が得られるダブルバランスミキサの実現をめざし、デジタル-アナログ変換器(D-A)とFETアナログスイッチ等を用いた構成を提案する。この構成では、入力された基底帯域信号及び搬送波信号を不平衡信号から平衡信号に変換するために、それぞれD-A変換器及び反転増幅器を用いており、コイルが不要である。また、スイッチング素子としてFETアナログスイッチを使用しているため⁽⁵⁾、入出力間のDCオフセット電圧が生ぜず、出力レベルも安定である。更に、全てデジタル回路素子で構成されているため、IC化した場合の動作が安定であるという利点を持つ。

以下では、このミキサを適用した直交形変調器の設計法について述べる。まず回路構成と動作原理について述べ、次にD-Aの精度、FETの素子パラメータ等と変調器スプリアスとの関係を述べる。最後に、GaAs FETを用いた数百MHz ~ 1 GHz 帯変調器の実験結果を述べる。

2.2 直交形変調器のデジタル化

2.2.1 基本構成

狭帯域デジタルFM変調波を得るための直交形変調器の基本構成を図2.1に示す。同図の波形生成部 (Wave-form Generator) ではデジタル信号処理により、まず入力符号系列に対応した変調波の位相 $\phi(t)$ を算出し、次に $\cos \phi(t)$ と $\sin \phi(t)$ の値をデジタル信号で出力する⁽⁶⁾。直交変調部では、デジタルダブルバランスミキサ、 $\pi/2$ 移相器、重畳回路を用いて変調波 $e(t)$ を得る。変調波の振幅を1とすれば $e(t)$ の複素表示は次のようになる。

$$\begin{aligned} e(t) &= \cos\{2\pi f_c t + \phi(t)\} \\ &= \operatorname{Re}\left[E(t)e^{j2\pi f_c t}\right] \end{aligned} \quad (2.1)$$

但し、

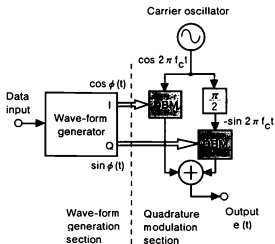
$$E(t) = e^{j\phi(t)} \quad (2.2)$$

上式で $\operatorname{Re}[z]$ は複素数 z の実部、 $E(t)$ は複素包絡線、 f_c は搬送波周波数を表す。

2.2.2 ダブルバランスミキサのデジタル化

直交変調部のデジタルダブルバランスミキサとして図2.2に示すFETアナログスイッチ等を用いた構成を検討する。この回路の基本動作について、同相成分の変調を例にして具体的に説明する。

まず、 $\cos \phi(t)$ の値がデジタル信号で入力されると、D-Aからアナログ信号 $c(t) = k \cos \phi(t)$ が出力されると同時に、同一のD-Aから正負を反転したアナログ信号 $\bar{c}(t) = -k \cos \phi(t)$ が出力される。但し、 $k = \pi/2$ は変調波の振幅を1とするための変換係数である。通常のD-Aでは入力データに対応するアナログ出力の外に、入力データの1の補数に対応するアナログ出力があり、上述した正負反転信号を容易に得ることができる。これら2つのアナログ信号は2つのFETアナログスイッチを介して低域通過フィルタ(LPF)に加えられる。これらのFETは、搬送波 $\cos(2\pi f_c t) \geq 0$ のとき、 S_1-D_1 がON、 S_2-D_2 がOFFとなるので、LPFには $k \cos \phi(t)$ が入力される。一方、 $\cos(2\pi f_c t) < 0$ のときには、ON、OFFが逆転し、LPFには $-k \cos \phi(t)$ が入力され



: DIGITAL DOUBLE-BALANCED MIXER

図 2.1 デジタル化直交変換器

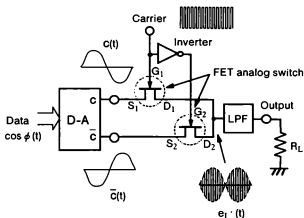


図 2.2 デジタルダブルバランスミキサ

る。したがってLPFの入力 $e_{I'}(t)$ は

$$e_{I'}(t) = k \cos[\phi(t)] \cdot \text{rect}(2\pi f_c t) \quad (2.3)$$

但し、

$$\text{rect}(2\pi f_c t) = \begin{cases} 1 & (\cos 2\pi f_c t \geq 0) \\ -1 & (\cos 2\pi f_c t < 0) \end{cases} \quad (2.4)$$

となる。LPFによって基本波成分を抽出すれば、変調波の同相成分 $\cos[\phi(t)] \cdot \cos(2\pi f_c t)$ を得る。この同相成分には、ミキサに対する2つの入力成分、 $\cos \phi(t)$ と $\cos(2\pi f_c t)$ が含まれておらず、図2.2の回路がダブルバランスミキサとして動作していることがわかる。

直交成分についても同様に、D-Aから $s(t) = k \sin \phi(t)$ 、 $\bar{s}(t) = -k \sin \phi(t)$ を出力し、 $-\sin[\phi(t)] \cdot \sin(2\pi f_c t)$ を得る。同相・直交成分を重畳することによりFM変調出力を得ることができる。

2.3 回路のバランスとスプリアス

実際に変調器を作製する場合、回路各部のバランスが完全にとれていないと変調波にスプリアス成分が重畳する。このスプリアス成分は変調スペクトル帯域内に発生するので、帯域通過フィルタによって除去することができず、変調波位相にひずみを生ずる原因となる。位相ひずみが生ずると等価的に復調時のC/N劣化が起こる。例えばMSK信号を同期検波する場合を考えると、等価C/N劣化量が0.2 dBとなる位相ひずみは約2°であり⁽⁷⁾、このときのスプリアスと変調波の比は-30 dB程度に相当する。したがってスプリアスレベルは-30 dB以下であれば問題ない。ただし、スプリアス成分が複数個存在する場合にはそれらの電力が加算されて劣化が増えるので、以下では余裕をみて各成分を-40 dB以下に抑えるための設計法について述べる。

2.3.1 D-Aのバランス

D-Aの出力は、理想的には $c(t) = -\bar{c}(t)$ 、 $s(t) = -\bar{s}(t)$ という平衡信号でなければならないが、実際にはD-Aの誤差のため次のようになる。

$$\begin{aligned} c(t) &= k \cos \phi(t) \\ \bar{c}(t) &= k [-\cos \phi(t) + \Delta B_C] \end{aligned}$$

$$s(t) = k(1 + \Delta A) \sin \phi(t)$$

$$\bar{s}(t) = k[-(1 + \Delta A) \sin \phi(t) + \Delta B_S] \quad (2.5)$$

ここで、 ΔA は直交成分の振幅誤差、 ΔB_C と ΔB_S は直流成分誤差を表す。このような場合、対応する変調波の複素包絡線 $E(t)$ は次のようになる。

$$E(t) = e^{j\phi(t)} + k_{CB} e^{j\delta} + k_{CA} e^{-j\phi(t)} \quad (2.6)$$

但し、

$$k_{CB} = \sqrt{\Delta B_C^2 + \Delta B_S^2} / (2 + \Delta A) \quad (2.7)$$

$$k_{CA} = \Delta A / (2 + \Delta A) \quad (2.8)$$

$$\delta = \tan^{-1}(\Delta B_S / \Delta B_C) \quad (2.9)$$

式(2.6)からわかるように、第1項の理想変調波成分の外に、第2項の搬送波成分と第3項のイメージ成分が発生する。搬送波成分は式(2.7)により、

$$\Delta B_C = \Delta B_S = 0 \quad (\text{直流条件}) \quad (2.10)$$

のとき零となる。またイメージ成分は式(2.8)より

$$\Delta A = 0 \quad (\text{振幅条件}) \quad (2.11)$$

のとき零となる。なお、式(2.5)において $c(t)$ と $\bar{c}(t)$ との間に振幅誤差があると、変調波出力に $\cos \phi(t)$ 成分が重畳されるが、この基底帯域成分は簡単な高域通過フィルタを付加すれば除去できるので、このような誤差は無視した。

さて、上述した搬送波成分とイメージ成分の特性を理論及び実験において定量的に取り扱い易くするため、 $\phi(t)$ の位相変化が、

$$\phi(t) = \pi t / 2T \quad (2.12)$$

というように直線的に変化する場合を考える。これは変調指数0.5のデジタルFMで、マーク符号伝送が連続するときの位相を表す。図2.3に $e(t)$ の波形と、 $E(t)$ の軌跡を示す。(a)は直流条件と振幅条件の両方が成立する場合、(b)は直流条件のみが成立しない場合、(c)は振幅条件のみが成立しない場合である。(b)と(c)の場合には包絡線変動とひずみを生じる。

上述した(b)の場合には、搬送波成分がスプリアスとなり、そのパワーレベルは変調波成分と比較して

$$R_{CB} = 10 \log_{10}[(\Delta B_C^2 + \Delta B_S^2)/4] \quad (\text{dB}) \quad (2.13)$$

となる。簡単化のため $\Delta B_C = \Delta B_S = \Delta B$ として、 R_{CB} と ΔB との関係を図2.4の実線で示す。図からわかるように、 R_{CB} を-40dB以下にするためには、 ΔB を±1.4%

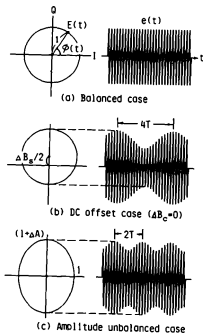


図 2.3 複素包絡線の軌跡と変調波形との対応

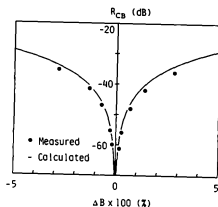


図 2.4 D-Aの直流誤差と搬送波成分レベル比

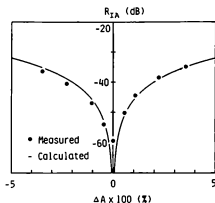


図 2.5 D-Aの振幅誤差とイメージ成分レベル比

以内に抑える必要がある。

また、(c) の場合には、イメージ成分がスプリアスとなり、そのパワーレベルは変調波成分と比較して

$$R_{IA} = 10 \log_{10} \left\{ 1 / (1 + 2 / \Delta A)^2 \right\} \text{ (dB)} \quad (2.14)$$

となる。 R_{IA} と ΔA との関係を図 2.5 の実線で示す。図からわかるように、 R_{IA} を -40 dB以下にするためには ΔA を $\pm 2\%$ 以内に抑える必要がある。

2.3.2 高周波回路のバランス

変調波に重畳するスプリアスは以下に述べるように、高周波回路における直交性の不完全、FETにおける入出力アイソレーションの不平衡によっても生ずる。

2.3.2.1 搬送波の直交性

同相搬送波 $\cos(2\pi f_c t)$ と直交搬送波 $\sin(2\pi f_c t)$ との直交性が不完全で、直交搬送波が $\sin(2\pi f_c t + \Delta\psi)$ となった場合、出力される変調波の複素包絡線は

$$E(t) = \sqrt{1 + \cos \Delta\psi} e^{j\theta/2} \cdot \left[e^{j(\phi(t) - \pi/4)} + \tan(\Delta\psi/2) \cdot e^{-j(\phi(t) - \pi/4)} \right] \quad (2.15)$$

但し、

$$\theta = \pi/4 - \Delta\psi/2 \quad (2.16)$$

となる。式 (2.15) の [] 内の第 1 項は位相の原点を $\pi/4$ だけ動かした理想変調波成分である。第 2 項はこれに対するイメージ成分である。この場合の $E(t)$ の軌跡を図 2.6 に示す。イメージ成分のパワーレベルは変調波成分と比較して、

$$R_{IQ} = 10 \log_{10} [\tan(\Delta\psi/2)] \quad (\text{dB}) \quad (2.17)$$

となる。 R_{IQ} と $\Delta\psi$ との関係を図 2.7 の実線で示す。 $\Delta\psi$ は $\pi/2$ 移相器等で発生し、 R_{IQ} を -40 dB 以下とするためには、 $\Delta\psi$ を $\pm 1.1^\circ$ 以下に抑える必要がある。

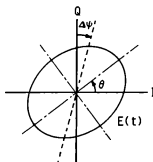


図 2.6 直交性が不完全な時の複素包絡線の軌跡

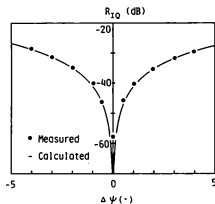


図 2.7 直交搬送波の位相誤差とイメージ成分レベル比

2.3.2.2 FETのアイソレーション

ダブルバランスミキサの各FETアナログスイッチのゲートに加えられている搬送波は、ゲート・ドレイン間容量 C_{DG} を介して出力側に結合し、出力変調波に搬送波成分が重畳する。搬送波成分に着目した、同相成分用ミキサの等価回路を図2.8に示す。

(付録参照)。同図の破線で囲まれた2つの部分は、それぞれON状態のFET₁とOFF状態のFET₂を表す。 G_1 と G_2 はゲート、 D_1 と D_2 はドレイン、 S_1 と S_2 はソースの端子である。簡単化のため同じ等価回路を直交成分用ミキサについても仮定し、出力における搬送波成分と変調波成分とのパワーレベルの比 R_{CF} を計算すると、

$$R_{CF} = 10 \log_{10} \{ (2\pi h f_c \tau)^2 (\delta_1^2 + \delta_2^2) / 2 \} \quad (\text{dB}) \quad (2.18)$$

となる。但し、

$$h = V_R \cdot R_L / (R_{ON} + R_L) \quad (2.19)$$

$$\tau = C_{DG} \cdot R_{ON} \quad (2.20)$$

$$\left. \begin{aligned} \delta_i &= (C_{DG1} \varepsilon - C_{DG2} \varepsilon) / C_{DG} \\ \varepsilon &= \begin{cases} 1 & (\text{同相成分}) \\ 2 & (\text{直交成分}) \end{cases} \end{aligned} \right\} \quad (2.21)$$

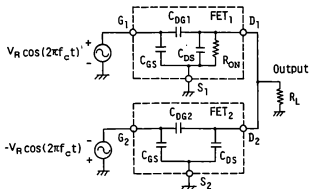


図2.8 デジタルダブルバランスミキサの等価回路

である。ここで、 V_R は入力搬送波の振幅である。 C_{DG} は $C_{DG1\ell}$ と $C_{DG2\ell}$ の平均値とし、同相成分と直交成分とで同一とした。上式を求めるにあたり、FETのON抵抗が十分小さい条件： $R_{ON} \ll 1/(2\pi f_c C_{DS})$ 、及び FETの容量偏差が十分小さい条件： $1/(2\pi f_c C_{DG} \cdot \delta) \gg R_{ON} \cdot R_L / (R_{ON} + R_L)$ を仮定した。FETをスイッチとして動作させるためには、 $V_R \approx 5$ 、 $R_{ON} \ll R_L$ となるように回路定数を定めるので、 $h \approx 5$ となる。また τ は、 $5\mu\text{m}$ ルール CMOS FET の場合 300ps 、 $1\mu\text{m}$ ゲート GaAs FET の場合 2ps 程度である。式(2.18)において $\delta_1 = \delta_2 = \delta$ とし、 $f_c \tau$ をパラメータとした R_{CF} と δ との関係を図 2.9 の実線で示す。 $f_c \tau = 10^{-2}$ のとき、 R_{CF} を -40dB 以下に抑えるためには δ を $\pm 3.2\%$ 以内に抑える必要がある。

ところで、式(2.18)は R_{CF} と f_c が単調増加の関係にあることを示しているので、 R_{CF} の規格値を R_{CF} と定めると ($R_{CF} \leq R_{CF}$)、この規格値を満足する f_c の上限 f_{cm} が求められる。

$$f_{cm} = \left(10^{\frac{R_{CF}}{20}} \right) / (2\pi h \tau \delta) \quad (2.22)$$

上式に $h=5$ 、 $R_{CF}=-40\text{ (dB)}$ を代入し、 δ をパラメータとした f_{cm} と τ の関係を図 2.10 に示す。図からわかるように、 $\tau=2\text{ps}$ 程度の GaAs FET を用いた場合、 $\delta=5\sim 10\%$ のとき⁽⁸⁾、 f_{cm} は $3\sim 1.5\text{GHz}$ となる。

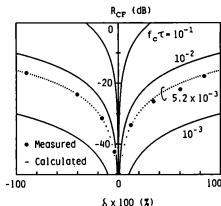


図 2.9 FETの容量偏差と搬送波成分レベル比

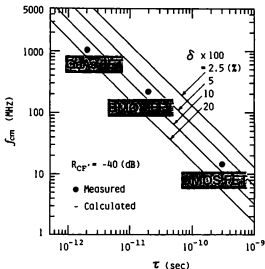


図 2.10 R_{CF} の規格を -40 dB とした場合の搬送波周波数上限

2.4 実験

2.4.1 実験回路

パッケージ入 GaAs FET を用いてガラスエポキシ基板 ($\epsilon_r = 5.5$) 上に作製した直交形変調器の特性について述べる。ミキサ部の写真を図 2.11 に示す。平衡した搬送波を得るためのインバータには、差動増幅器形式のものを使用した⁽⁹⁾。使用した FET のゲート長は $1 \mu\text{m}$ 、ゲート幅は $400 \mu\text{m}$ であり、ドレイン電流が 10mA のときの g_m は 40mS である。使用条件下では $R_{ON} \approx 20 (\Omega)$ 、 $C_{DG} \approx 0.1 (\text{pF})$ となる。また、ゲートの搬送波入力レベルが 12dBm 、ソースの基底帯域信号入力レベルが -3dBm のとき、変調波出力レベルは -10dBm である。なお、 $\pi/2$ 移相器には分布定数形ハイブリッドを用いた。

f_c が 1GHz 程度になると、 0.5mm の線路長誤差が 1° の位相誤差に相当するので、線路長誤差によって生ずる直交性劣化の影響が大きくなる。そこで回路パターン精度に注意して作製するとともに、イメージ成分が最小となるように位相を微調整する回路を設けた。

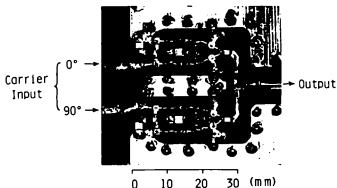


図 2.1.1 GaAsを用いた直交変調器（ダブルバランスミキサ部）

2.4.2 実験結果

図 2.1.2 に、 $f_c = 800$ (MHz) の GMSK 変調波（3.2 kbps / 9 段 PN 符号入力）のパワースペクトルを示す。この変調波に含まれるスプリアスを詳細に調べるため、周波数偏移 $f_d = 8$ (kHz) の連続マーク符号伝送の場合を検討する。これは式(2.12)において、 $1/T = 3.2$ (kbps) とした場合に相当する。このときのパワースペクトルを図 2.1.3 に示す。マーク信号 ($f_c + f_d$) 以外に、スプリアスとして搬送波成分 (f_c)、イメージ成分 ($f_c - f_d$)、及び非線形ひずみ成分 ($f_c + n f_d$) がある。

まず、図 2.4 に直流条件が成立しない場合の搬送波成分レベル比 R_{CB} について、また図 2.5 に振幅条件が成立しない場合のイメージ成分レベル比 R_{IA} について、それぞれ測定値を黒丸で示す。測定値と計算値はよく一致する。

直交性が不完全な場合のイメージ成分レベル比 R_{IQ} の測定結果を図 2.7 の黒丸で示す。実験では、位相誤差 $\Delta\psi$ を変化させるため可変長同軸を用い、測定精度を上げるために $f_c = 130$ (MHz) とした。測定値と計算値はよく一致する。

FET における C_{DG} の容量偏差と搬送波成分レベル比 R_{CF} との関係を測定した結果を図 2.9 の黒丸で示す。GaAs FET の C_{DG} は非常に小さいので、ゲートとドレインの間に 2 pF のチップコンデンサを装荷し、この付加容量を増減して $f_c = 130$ MHz で測定を行った。このとき、 $f_c \tau = 5.2 \times 10^{-3}$ となり、測定値は点線で示す計算値とよく一致する。

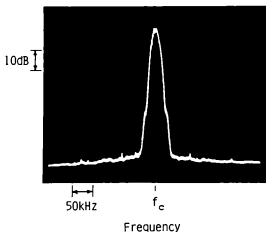


図 2.1.2 GMSK変調波パワースペクトル

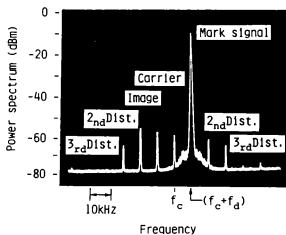


図 2.1.3 マーク符号伝送時のパワースペクトル

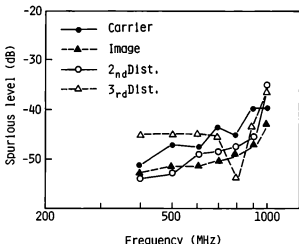


図 2.14 スプリアスレベルの周波数特性

また、 R_{CF} の規格値 R_{CF}' を -40 dB以下としたときの f_{cm} 測定値を図 2.10 に黒丸で示す。 τ が 2 ps の GaAs FET の場合、実測値は $\delta = 10 \sim 20$ (%) の計算値に近い。参考のため、 τ が 1.8 ps の DMOS FET (Double Diffusion MOS FET) と、 300 ps の CMOS FET について、 f_{cm} を測定した結果を同図に黒丸で示す。この場合、実測値は $\delta = 5 \sim 10$ (%) の計算値に近い。GaAs FET に比べて δ が小さくなる理由として、FET の電極パタンが大きいのでパタン精度に起因する素子偏差が小さいこと、4 個の FET がモノリシック IC で一体化されているので素子の相互偏差が小さいこと、などがあげられる。

さて、これらの各スプリアスの総合的な特性を f_c を変えて測定した結果を図 2.14 に示す。搬送波成分とイメージ成分については、 1 GHz まで -40 dB 以下に抑えられている。これに対して従来のリング変調器を用いた場合には搬送波成分が -25 dB 程度、イメージ成分が -35 dB 程度であり、いずれの成分についても新しいミキサの方が優れた値となっている。この理由として、まずスイッチング素子として用いた FET は 3 端子素子であり、リング変調器に用いられる 2 端子素子のダイオードに比べてア

イソレーションの点で有利であることが考えられる。また、リング変調器ではコイルを使用するため空中配線が必要となり、実装時に配線容量のアンバランスが生じやすいが、デジタルダブルバランスミキサでは全ての部品を対称性よく平面基板上に実装することができるので、配線容量についてもバランスがよいことが考えられる。一方、非線形ひずみ成分については、900 MHz以上で急に増加し、-40 dB以上となる。この原因として、(i) 900 MHz以上では、平衡した搬送波を得るためのインバータの利得が低下し、FETのゲートに加えられる搬送波の振幅が小さくなる。(ii) 搬送波の振幅が小さくなると、FETがON状態とOFF状態を遷移する過渡応答時間が、搬送波周期に比べて無視できなくなる。(iii) この過渡応答時間中は、FETのオン抵抗、ピンチオフ電圧等の特性がソースに加えられた振幅に依存するので、複素包絡線波形にひずみが発生すること、などが考えられる。

2.5 むすび

直交形変調器に用いるダブルバランスミキサとしてD-A変換器とFETアナログスイッチとによるIC化に適した構成を提案し、これを使用した直交形変調器の設計法を明らかにした。

まず、D-A変換器の誤差によって生ずるスプリアスについて解析し、これを抑えるために必要な精度を明らかにした。また高周波回路において生ずるスプリアスについても解析し、同相、直交搬送波間の位相誤差の要求精度、スプリアス規格値と搬送波周波数上限との関係等を明らかにした。

次にGaAs FETを用いた直交形変調器を製作し、解析結果を実験により確認した。さらにスプリアス規格値を-40 dBとした場合、1 GHzまで動作することを確認した。

なお、直交形変調器は、波形生成部におけるデジタル信号処理のソフトウェアを変更すれば、容易にデジタルFM以外の変調波を発生させることができる。その場合にも、本章の設計法に従えば、スプリアスを抑えた高精度の変調波を得ることができる。

〔第2章 参考文献〕

- (1) 室田, 平出, "GMSK変調方式の伝送特性", 信学論 (B) , vol. J64-B, no. 10, pp.1123-1130 (昭56-10) .
- (2) Y. Akaiwa and Y. Nagata, "Highly Efficient Digital Mobile Communications with a Linear Modulation Method," IEEE J. Select. Areas Commun., vol. SAC-5, no. 5, pp. 890-895 (June 1987).
- (3) 鈴木, 山尾, "GMSK変調器の構成法に関する一検討," 昭55倍学総全大, 2106.
- (4) 山崎編, "変復調回路の設計", オーム社, p.44 (昭39) .
- (5) N. J. Tolar and D. L. Ash, "Silicon MES FETs for Improved VHF and UHF Mixer Performance," in 1977 Int. Electron Devices Meeting, Dig. Tech. Papers, pp. 382-385 (1977) .
- (6) 鈴木, 山尾, "ディジタル信号処理によるディジタルFM直交形変調器の設計," 信学論 (B) , vol. J65-B, no. 9, pp. 1148-1155 (昭57-9) .
- (7) M. Ishizuka and K. Hirade, "Optimum Gaussian Filter and Deviated-Frequency-Locking Scheme for Coherent Detection of MSK," IEEE Trans. Commun., vol. COM-28, no. 6, pp. 850-857 (1980) .
- (8) R. Zucca, B. M. Welch, R. C. Eden and S. I. Long, "GaAs Digital IC Technology /Statistical Analysis of Device Performance," IEEE Trans. Electron Devices, vol. ED-27, no. 6, pp. 1109-1115 (1981) .
- (9) R. L. Van Tuyl, "A Monolithic GaAs IC for Heterodyne Generation of RF Signals," IEEE Trans. Electron Devices, vol. ED-28, no. 2, pp.166-170 (1981) .

第3章 低消費電力直交変調IC

3.1 まえがき

ディジタル移動通信携帯機の実現には、無調整で外付部品が少なく、量産による製造コストの低減が可能なワンチップ直交変調ICが必要である。しかしながら従来、携帯電話機に適用可能なものは皆無であった。既にマイクロ波中継装置用および衛星通信装置用として、モノリシック直交変調器の報告がなされているが⁽¹⁾⁻⁽³⁾、これらのICの消費電力は140MHz帯で250mW、1～3GHz帯で1.5～1.8Wである。移動通信用としては100mW以下の消費電力が望まれるので、1GHz帯で一桁以上の消費電力削減が必要であり、従来の回路設計法の延長では困難な面があった。したがって、大幅な低消費電力化を可能にし、かつ調整箇所および外付部品を削減して量産による製造コスト低減が可能なワンチップ直交変調ICの回路設計法を新たに確立する必要があった。

本章では、前章で確立したFETアナログスイッチ形直交変調器の設計法に基づき、この成果をさらに発展させたワンチップの低消費電力直交変調ICを実現する。このため、IC化に適した90度合成器の構成法を提案し、さらにIC動作時の消費電力を低く抑えるための新しいバッファ増幅器の提案を行った。これらの回路構成を採用した800MHz帯および140MHz帯モノリシック直交変調器を試作し⁽⁴⁾⁻⁽⁶⁾、従来に比べて消費電力を著しく低減しながら、移動通信用 $\pi/4$ シフトQPSK変調器として優れた性能を有することを確認する。

3.2 基本構成

直交変調器は、入力された同相搬送波およびこれと90度位相のずれた直交搬送波に対して、複素包絡線信号の同相成分および直交成分（いずれもベースバンド信号）をそれぞれ乗積した後、合成して出力するものである。従って、最低限、2つのダブルバランスミキサ（DBM）と、90度の位相差を発生させる回路が必要となる。

従来報告されたモノリシック直交変調器⁽¹⁾⁻⁽³⁾の基本構成と、本論文で提案する構成を比較して図3.1に示す。従来構成(a)では、搬送波入力端子へ入力された搬送波（不

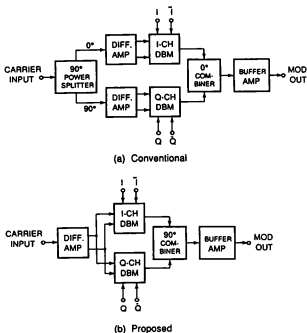


図 3.1 モノリシック直交変調器の基本構成

平衡信号)は90度分配器によって、同相(0°)および直交(90°)搬送波信号となる。これらの信号は2つの差動増幅器(DIFF. AMP)において、それぞれ平衡信号に変換され、同相(I-ch)用DBMおよび直交(Q-ch)用DBMに供給される。搬送波信号を平衡信号に変換する理由は、DBMにおける搬送波成分の出力側への漏洩を低減するためである。各DBMからの出力は同相合成器により合成された後、バッファ増幅器で出力インピーダンスを下げ、負荷に整合させて出力される。この構成では2つの差動増幅器が必要であり、消費電力およびチップ面積の上でかなりの割合を占めていた。また性能面において、2つの差動増幅器間で入出力遅延時間に差があると、信号に位相差が発生し、同相および直交DBM出力信号間の搬送波直交性が劣化する要因となっていた。

これに対し、本論文で提案する構成(b)では、1つの差動増幅器からの搬送波(平衡

信号)を2つのDBMに共通に供給する。各DBMからの出力は90度合成器により合成された後、バッファ増幅器を介して出力される。このため、従来構成に比して、90度分配器、差動増幅器1個および同相合成器が不要となり、消費電力およびチップ面積の上でかなりの削減が可能になる。替りに90度合成器が必要となるが、これについては、集中定数回路の受動素子のみによる極めてシンプルな定位相差型90度合成器を考案し、消費電力零でしかも少ないチップ面積での実現を図っている。この定位相差型90度合成器の詳細については3.3で述べる。

本構成の利点として、消費電力の低減およびチップ面積の削減(30~40%)、さらには後者によるIC製造コストの削減が可能となる。また性能面において、本構成では差動増幅器を同相および直交DBMで共用するため、入出力遅延時間による直交性の劣化が原理的に発生しない。したがって高精度の変調器を容易に実現できるメリットがある。

3.3 回路設計

3.3.1 定位相差型90度合成器

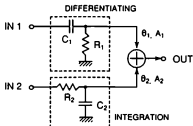
90度合成器は前章で提案した基本構成を実現する上で鍵を握ると共に、変調信号の精度を大きく左右する回路である。90度合成器において合成位相差が90°からずれ、直交位相誤差が発生すると、合成後の同相一直交信号間の独立性が崩れ、復調時に同相一直交信号間クロストークによる劣化が生ずる。ちなみにQPSK信号の場合、この劣化を例えば搬送波対雑音比(C/N)換算値で0.1 dB以下に抑えるためには、直交位相誤差を±3度以内とする必要がある⁽⁷⁾。

定位相差型90度合成器の原理を図3.2に示す。同図(a)は提案する回路の原型であり、容量 C_1 および抵抗 R_1 からなる微分回路、抵抗 R_2 および容量 C_2 からなる積分回路、加算回路から構成される。加算回路入力におけるI-ch信号位相 θ_1 、Q-ch信号位相 θ_2 は、入力端子 IN_1 、 IN_2 に加えられた信号の位相を基準にとると、以下で表される。

$$\theta_1 = \tan^{-1}(1/2\pi f C_1 R_1) \quad (3.1)$$

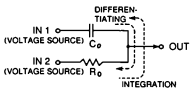
$$\theta_2 = \tan^{-1}(-2\pi f C_2 R_2) \quad (3.2)$$

ここで素子の値を

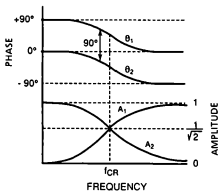


(a) Original circuit

$$\left(\begin{array}{l} C_1 = C_2 = C_0 \\ R_1 = R_2 = R_0 \end{array} \right)$$



(b) Combined circuit



(C) Transfer characteristics

图 3.2 定位相差形 90 度合成器

$$\begin{aligned}C_1 &= C_2 = C_0 \\ R_1 &= R_2 = R_0\end{aligned}\tag{3.3}$$

に選ぶと、この回路は同図(b)のように縮退し、2信号間の位相差は次式となる。

$$(\theta_1 - \theta_2) \equiv 90^\circ\tag{3.4}$$

すなわち、周波数、および素子の値にかかわらず、90度の定位相差が保てることを示している。また振幅特性については、2信号間の振幅比は次式となる。

$$A_1/A_2 = 2\pi f C_0 R_0\tag{3.5}$$

本合成器の周波数特性を同図(c)に示す。図に示されるように、位相差は周波数、および素子の値に依存せず、90度一定となる。したがって、位相差に関して無調整化が可能である。

一方、本合成器の適用範囲は振幅特性の面から制限される。式(3.5)から明らかなように、本合成器等振幅合成となるのは、周波数が

$$f_{CR} = 1/(2\pi C_0 R_0)\tag{3.6}$$

となる場合であり、中心周波数 f_{CR} から信号周波数がずれてくると、合成比率も1から変化する。例として、この誤差を0.5 dB以内に抑えるためには、使用帯域を中心周波数 f_{CR} から比帯域 $\pm 5.7\%$ 以内の範囲とする必要がある。この条件は仮に中心周波数を800 MHzとすると、 ± 45.6 MHz (合計91 MHz) に相当する。移动通信システムの使用帯域は通常、システムあたり最大20 MHz程度であり、本合成器の適用に関して問題無いことがわかる。合成素子の C_0 または R_0 の値が設計値からずれると中心周波数 f_{CR} もずれるが、この対策としては、 C_0 または R_0 にFET またはトランジスタによる可変容量または可変抵抗素子を付加し、そのバイアス電圧を調整することで f_{CR} の補正が可能である。したがって、本構成によればRF帯での直接変調が可能となり、携帯電話機の回路の簡略化、小形化に大いに寄与できる。

また本合成器は受動素子のみであるため消費電力零で動作し、しかも集中定数回路のためICチップ上での面積が小さく、変調器がコストダウンできるメリットがある。

なお以上の解析において、入力端子 IN_1 、 IN_2 に接続される信号源のインピーダンスは、本合成器の素子インピーダンス R_0 または $(1/j2\pi f C_0)$ に比べて十分低く無視できる場合を想定している。実際においては、合成器に接続されるDBMの出力インピーダンスを十分低く設計すれば、本条件はほぼ満足できる。

3.3.2 ダブルバランスミキサ(DBM)

DBMは90度合成器と共に、変調器の精度を左右する回路である。DBMで重要な特性に、(1) 搬送波成分の漏洩 (Carrier feedthrough)、(2) ひずみ、(3) 2つのDBMの出力レベル差、がある。

DBMの回路構成は使用するIC製造プロセスにも依存する。本論文では、RF帯変調器用として、低消費電力化の容易なGaAs MES ICプロセスを念頭において設計したため、FETアナログスイッチ型DBM⁽⁸⁾をこれに適用した。一方、IF帯変調器用には、高速SiバイポーラICプロセス及び一般的なギルバート型乗算器⁽⁹⁾を適用して低消費電力設計を行った。

3.3.2.1 FETアナログスイッチ型DBM

800MHz帯変調器に用いたFETアナログスイッチ型DBMの構成を図3.3に示す。2つのFETアナログスイッチが、互いに平衡した搬送波信号により交互にON/OFFを繰り返し、DBMとして動作する。本構成の特徴としては、(1) 回路の対称性がよいので搬送波成分の漏洩が少なく、GHz帯での動作が可能、(2) 回路の対称性により偶数次ひずみが低い、(3) FETをスイッチとして動作させるため出力レベルが安定でかつ2つのDBM間でレベル差が少ない、等が上げられ、変調器用DBMとして適している。上記(1)、(2)について良好な特性が得られることを前章で示したが、ここでは、さらに(3)について説明する。

図3.3において、負荷 R_L における出力信号包絡線電圧 V_O は次式で示される。

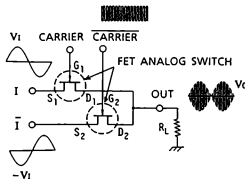


図3.3 FETアナログスイッチ型DBM

$$V_O = \{R_L / (R_{ON} + R_L)\} \cdot V_I \quad (3.7)$$

ただし、 R_{ON} はFETのオン抵抗、 V_I は入力端子1、 $\bar{1}$ に加えられたベースバンド信号電圧である。今仮に R_{ON} がIC製造時のバラツキまたは温度変化等により $(\chi \times 100)\%$ だけ増加したとする。この時 V_O は次式で与えられる V_O' となる。

$$V_O' = [1 / \{(1 + \chi) R_{ON} / R_L + 1\}] \cdot V_I \quad (3.8)$$

したがって、 R_{ON} の変化による V_O の変化率は

$$\frac{V_O'}{V_O} = 1 / \left(1 + \frac{R_{ON}}{R_{ON} + R_L} \cdot \chi \right) \quad (3.9)$$

となる。上式から R_L を R_{ON} に比べて十分（5倍以上）大きく選べば、 R_{ON} の増加分 χ の影響を抑圧できることがわかる。したがって、本構成によって2つのDBM間の出力レベル差の少ない高精度な変調波を得ることができる。このように素子パラメータのバラツキに強い回路構成とすることは、IC製造時における歩留りの向上にも大きく寄与し、コストダウンの点からも重要である。

3.3.2.2 ギルバート型乗算器によるDBM

140MHz帯変調器に用いたギルバート型乗算器の構成を図3.4に示す。本回路は極めてポピュラーであり、多くのアナログICに使用されてきた。ここでは、低消費電力化を達成するため、トランジスタのサイズを可能な限り小さく設計する。また、140MHz帯においても、超高速LSIプロセスを採用して寄生容量の低減を図ることが、IC内部の回路インピーダンスを高めてバイアス電流を低減する上で有効である。

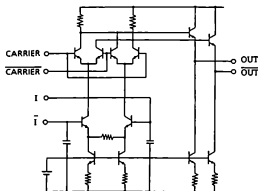


図3.4 ギルバート型乗算器

3.3.3 ブートストラップ型バッファ増幅器

変調器ICの消費電力を最小にするには、基本的にIC内部の各FETのゲート幅（またはトランジスタのエミッタサイズ）を小さく設計し、バイアス電流を少なくする必要がある。この場合、回路インピーダンスが高くなることは避けられない。このため、IC内部の高い回路インピーダンスを、定められた外部の負荷インピーダンス（例えば $50\ \Omega$ ）に整合させるバッファ増幅器が必要になる。

このバッファ増幅器は変調信号を低インピーダンスにかつ低歪みで増幅しなければならないので、A級動作で設計され、バイアス電流も大きくなる。例えば従来用いられてきたソース接地型増幅器において、 $-2\text{ dBm}/50\ \Omega$ の無歪み変調出力を得るためには最低 10 mA のバイアス電流が必要であった。電源電圧を 5 V とすると、 50 mW の電力が消費されることになり、目標とする消費電力(100 mW 以下)の半分以上がバッファ増幅器で費やされることになる。したがって変調器IC全体の低消費電流化の上で、バッファ増幅器の高効率化が大きな課題であった。本章では、この目的のため、ブートストラップ型バッファ増幅器を新たに考案し、特に低出力インピーダンスの要求される 800 MHz 帯変調器に適用した。本増幅器を従来の代表的な構成と比較して説明する。

図3.5にバッファ増幅器の構成法を示す。(a)はソース接地型(Common source type)増幅器、(b)はドレイン接地型(Common drain type)増幅器であり、この2つは従来からよく知られた構成である。一方、(c)が新たに考案したブートストラップ型(Bootstrap type)増幅器である。本増幅器は基本的にソース接地型増幅器とドレイン

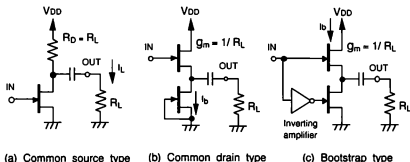


図3.5 バッファ増幅器の構成

接地型増幅器を組み合わせたものである。ソース接地型増幅器の前端に置かれた反転増幅器 (Inverting amplifier) は2つの増幅器の出力位相を一致させるためのものであり、高インピーダンス動作のため、消費電流は少ない。

本回路の設計は以下に行う。(1) 前提条件として、有負荷時の電圧利得を1とする。すなわち、出力端子と入力端子での交流電圧が一致するように設計する。(2) この条件ではドレイン接地FETのゲート・ソース間の交流電圧も零となるので、ドレイン接地FETには交流電流は流れない。ソース接地FETから見ると、ドレイン接地FETは定電流負荷と等価になる。(3) したがって、負荷に供給される交流電流が全てソース接地FETから流れ出るよう、反転増幅器の利得およびソース接地FETの相互コンダクタンスを決定する。(4) 本増幅器の出力整合Sパラメータ S_{22} はドレイン接地FETの相互コンダクタンス g_m に依存し(b)のドレイン接地型増幅と同様、 $g_m = 1/R_L$ とすれば出力整合がとれる。

この3種類のバッファ増幅器を比較した結果を表3.1に示す。(a)のソース接地型では、出力インピーダンスを負荷に整合させるため、ドレインバイアス抵抗値 R_D を負荷 R_L に一致させるよう設計する。このため、FETで増幅されてドレインから流れ出る交流電流のうち、半分はドレインバイアス抵抗で消費され、残りの半分のみが負荷に供給される。したがって負荷に供給される無歪みの最大交流電流 I_{Lmax} 、最大電力 P_{max} は、ドレインバイアス電流を I_b とするとそれぞれ $I_b/(2\sqrt{2})$ 、 $R_L I_b^2/8$ となる。

(b)のドレイン接地型では、ドレインバイアス電流の利用効率を向上するため、ソー

表3.1 バッファ増幅器の比較

	(a) ソース接地型	(b) ドレイン接地型	(c) ブートストラップ型
出力整合条件	$R_D = R_L$	$1/g_m = R_L$	$1/g_m = R_L$
最大交流電流 I_{Lmax}	$\frac{I_b}{2\sqrt{2}}$	$\frac{I_b}{\sqrt{2}}$	$\frac{I_b}{\sqrt{2}}$
最大出力 P_{max}	$\frac{R_L I_b^2}{8}$	$\frac{R_L I_b^2}{2}$	$\frac{R_L I_b^2}{2}$
電圧利得	$\frac{g_m R_L}{2}$	$\frac{g_m R_L}{g_m R_L + 1} = \frac{1}{2}$	1

スバイアス抵抗の替りにFETによる定電流源を使用している。このとき負荷に供給される I_{Lmax} 、 P_{max} はそれぞれ $I_b/\sqrt{2}$ 、 $R_L I_b^2/2$ となり、(a)のソース接地型に対してそれぞれ2倍、4倍と改善される。しかしながら、このバッファ増幅器の欠点として電圧利得が1より小さく、出力整合条件下では1/2となる。このため、この損失を見込んでDBM出力を大きく設定しなければならず、DBMの歪みの点で好ましくない。

(c)のブートストラップ型では、ソース接地FETのドレインから流れ出る交流電流の全てが負荷に供給される。このため I_{Lmax} 、 P_{max} はそれぞれ $I_b/\sqrt{2}$ 、 $R_L I_b^2/2$ となり、(b)のソース接地型と同一の値になる。具体例として、 $-2\text{ dBm}/50\ \Omega$ の P_{max} を得るために(a)では最低10 mAのバイアス電流が必要であったが、本構成では半分の5 mAで済む。一方、電圧利得に関しては1であり、(b)の2倍に改善される。したがって、本構成が、バイアス電流の高効率利用とDBMの歪み低減の両面で有効であることがわかる。

3.4 試作ICの特性

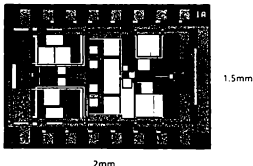
3.4.1 諸元

前章までの設計に基づいて試作したRF(800 MHz)帯およびIF(140 MHz)帯直交変調ICについて述べる。これらのICの諸元を表3.2に示す。いずれのICも3.3.1

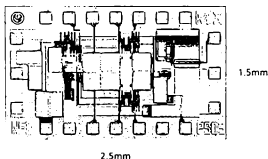
表3.2 直交変調ICの諸元

	IF 帯変調器	RF 帯変調器
搬送波周波数	140 MHz 帯	800 MHz 帯
変調周波数	DC ~ 10 MHz	
漏れ搬送波成分	< -35 dB*	
直交振幅比誤差	< 0.5 dB	
直交位相誤差	$\pm 3^\circ$ 以内	
相互変調ひずみ成分	< -50 dB*	
出力レベル	40 mV _{rms} /200 Ω	-16 dBm/50 Ω
消費電力	5 V, <10 mA	5 V, <20 mA

* dB値は変調波における信号レベルに対する不要波成分のレベル



(a) RF modulator (GaAs)



(b) IF modulator (Si-bipolar)

図 3.6 直交変調 IC チップ

節で述べた f_{CR} 調節機能を付加した。IC 製造プロセスは、800 MHz 帯 IC が GaAs 0.3 μ ゲート A-SAINT (Advanced self-aligned implantation for N+-layer technology) ⁽¹⁰⁾、140 MHz 帯 IC が Si バイポーラ A-SST (Advanced super self-aligned technology) ⁽¹¹⁾ を用いた。IC チップを図 3.6 に示す。

3.4.2 特性

3.4.2.1 信号空間軌跡

800 MHz 帯 IC で発生したロールオフ $\pi/4$ シフト QPSK 信号の信号空間軌跡を図 3.7 に示す。搬送波周波数は 800 MHz であり、変調時のロールオフファクタは 0.5 (レイズドコサインシェーピング) とした。ロールオフ $\pi/4$ シフト QPSK 信号の軌跡

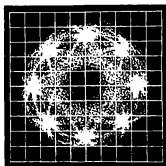


図 3.7 ロールオフ $\pi/4$ シフト QPSK 信号の信号空間軌跡 (800 MHz)

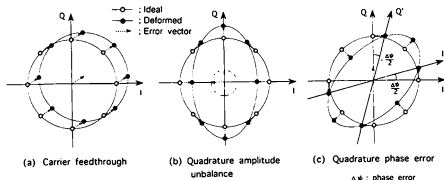


図 3.8 変調特性の劣化に伴う信号停留点の変位

には図で示されるように 8 つの信号停留点がある。理想的には、これらの信号停留点は原点を中心とした円の円周上に等間隔に位置する。もし直交変調器に特性上の劣化があれば、これらの信号停留点が本来の位置から変位する。変調器の代表的な劣化に対する、信号停留点の変位を図 3.8 に示す¹⁸⁾。同図の(a)は搬送波成分の漏洩 (Carrier feed-through) が大きい場合であり、信号停留点を結ぶ円は、漏洩成分による誤差ベクトル(Error Vector)分だけ変位する。(b)は同相信号と直交信号の合成比率が 1 からずれた場合であり、信号停留点を結ぶ円は I 軸または Q 軸方向に変形した楕円となる。(c)は 90 度合成器における合成位相が 90 度からずれた場合であり、信号停留点を結ぶ

円はやはり楕円となる。(b)および(c)の場合、誤差ベクトルは信号ベクトルの位置により向きが回転するが、その大きさは一定である。このように、信号空間軌跡における誤差ベクトルの大きさを測定することで、変調器の劣化量を定量的に評価することが可能である。全ての信号点の誤差ベクトルの大きさの二乗平均値を%表示したものは、ベクトル変調誤差 (VME: Vector Modulation Error) と呼ばれる⁽¹²⁾。図 3.7 の信号空間軌跡を有する変調波の劣化としては、搬送波漏洩成分が信号に対して -4.5 dB、合成振幅比誤差が 0.3 dB、直交位相誤差が 1.5° であり、これらを総合した VME は -3.3 dB (2.2%) である。日本および米国のデジタル自動車電話 (TDMA) 規格では送信装置の VME は 1.2% 以下と規定されており、本 IC の誤差はこれに比較して十分小さく、高精度であるといえる。

さらに試作した IC チップから、オンウエハー直流試験をパスした 20 個のサンプルを抽出し、搬送波漏洩成分および直交位相誤差を測定した結果をヒストグラムにして図 3.9 に示す。搬送波漏洩成分および直交位相誤差の平均値はそれぞれ、-45.6 dB および 1.55° であった。また全てのサンプルが -3.5 dB 以下の搬送波漏洩成分、 2.5° 以下の直交位相誤差に収まっていた。

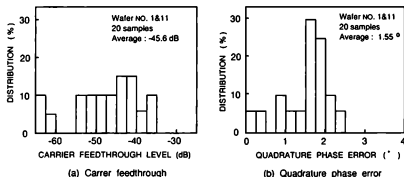
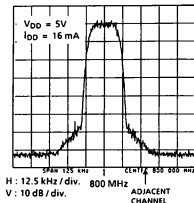


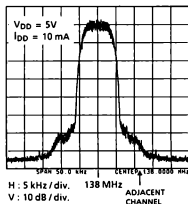
図 3.9 誤差成分レベルのヒストグラム

3.4.2.2 変調スペクトル

800 MHz帯および140 MHz帯直交変調ICで発生したロールオフ $\pi/4$ シフト QPSK信号の変調スペクトルを図 3.10 に示す。信号スペクトルの近傍に、変調器の



(a) RF modulator (符号速度 : 40 kbps)



(a) IF modulator (符号速度 : 16 kbps)

図 3.10 直交変調 IC によるロールオフ $\pi/4$ シフト QPSK 変調スペクトル

非線形性による相互変調歪のスペクトルがわずかに観測される。移動通信では隣接チャネルに対する漏洩電力をできる限り少なくすることが要求され、このような歪による隣接チャネル漏洩電力を抑える必要がある。本 IC の歪スペクトルは図 3.10 からわかるように、信号スペクトルに対して -6.5 dB 程度であり、移動通信用として十分な値である。この値は IC のバイアス電流によって変化する。800 MHz 帯直交変調 IC

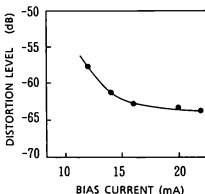


図 3.1.1 ひずみレベルとバイアス電流の関係 (RF帯変調 IC, 800 MHz)

のバイアス電流と歪スペクトルレベルとの関係を図 3.1.1 に示す。IC のバイアス電流は差動増幅器およびバッファ増幅器のバイアス電流を変化させて測定した。同図から、バイアス電流 13 mA (6.5 mW) 以上において歪スペクトルレベルを -60 dB 以下に抑えられることがわかる。同様の測定を 140 MHz 帯直交変調 IC で行ったところ、6.5 mA (3.25 mW) 以上において同一の歪スペクトルレベルに抑えられる結果が得られた。

ここで得られた消費電力の値を、これまでの報告による消費電力値と比較して図 3.1.2 に示す。本試作 IC の消費電力は、従来の同一周波数帯の IC⁽¹¹⁾⁽¹³⁾ と比べて、1/2.7 (~1 GHz) から 1/8 (140 MHz) である。また、本 IC とほぼ同時期またはその後に開発された IC^{(13), (14)} と比べても、1/2 (~1 GHz) から 1/3 (~140 MHz) であり、著しい低消費電力化を実現している。

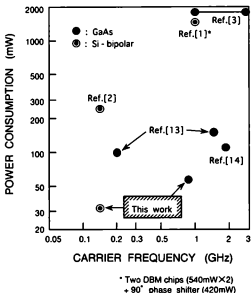


図 3.12 モノリシック直交変調器の消費電力の比較

3.5 むすび

ディジタル移動通信用の低消費電力モノリシック直交変調器を 800 MHz 帯および 1400 MHz 帯で実現した。超小形携帯電話機への適用を考慮し、消費電力を著しく低減すると共に、調整箇所を無くしかつ外付部品の不要な完全 1 チップ構成として設計を行った。このため、回路構成において、定位相差型 90 度合成器による全体構成の提案、アナログスイッチ型 DBM の採用、電流利用効率の高いブートストラップ型バッファ増幅器の考案を行い、低消費電力設計法を確立した。

試作した 800 MHz 帯 (GaAs-IC) および 1400 MHz 帯 (Si-IC) 直交変調 IC は、 $\pi/4$ シフト QPSK 変調器として優れた性能を有することが確認された。その消費電流はそれぞれ 65 mW および 32.5 mW であり、従来のものと比較して $1/2.7 \sim 1/8$ 、本 IC とほぼ同時期に開発されたものと比較しても $1/2 \sim 1/3$ という大幅な低消費電力化を達成した。

[第3章 参考文献]

- (1) H. Kikuchi, S. Konaka and M. Umehira, "GHz-band Monolithic MODEM IC's," IEEE Trans. Microwave Theory & Tech., vol. MTT-35, no. 12, pp. 1277-1282 (Dec. 1987).
- (2) 今井, "1チップ直交位相自動制御形変調回路," 1989信学春季全大, B-922.
- (3) R. Pyndiah, P. Jean, R. Leblanc and J. Meunier, "GaAs Monolithic Direct Linear (1-2.8 GHz) Q.P.S.K. Modulator," 19th European Microwave Conference, London, pp. 597-602 (Sept. 1989).
- (4) 山尾, 斉藤, "低消費電力モノリシック直交変調器," 1989信学春季全大, B-826.
- (5) 山尾, "800MHz帯GaAsモノリシック直交変調器," 1990信学春季全大, B-373.
- (6) Y. Yamao and S. Saito, "Low Power Quadrature Modulator IC's for Digital Mobile Radios," Proc. 3rd Asia-Pacific Microwave Conference., Tokyo, pp. 771-774 (Sept. 1990).
- (7) 山本, 森田, 小牧, "各種の劣化要因を持つQCPSK方式の誤り率特性," 信学論(B), vol. J58-B, no. 11, pp. 584-593 (1975-11).
- (8) 山尾, 鈴木, "GaAs-FETダブルバランスミキサを用いた直交形変調器の設計," 信学論(B), vol. J65-B, no. 9, pp. 1140-1147 (1982-9).
- (9) B. Gilbert, "A Precise Four-Quadrant Multiplier with Subnanosecond Response," IEEE J. Solid-State Circuits, vol. SC-3, no. 4, pp. 365-373 (Dec. 1968).
- (10) T. Enoki, K. Yamasaki, K. Osafune and K. Ohwada, "0.3 μ m Advanced SAINT FET's Having Asymmetric n⁺-layers for Ultra-high-frequency GaAs MMIC's," IEEE Trans. Electron Devices, vol. ED-35, no. 1, pp. 18-24 (Jan. 1988).
- (11) S. Konaka, Y. Yamamoto and T. Sakai, "A 30 ps Si Bipolar IC Using Super Self-aligned Process Technology," Proc. 16th Conf. on Solid State Devices and Materials, Kobe, pp. 209-212 (1984).
- (12) 鷹見, 清水, 山尾, " $\pi/4$ QPSK移動無線伝送系における変調誤差の影響," 1991信学秋季全大, B-237.
- (13) K. Maemura, Y. Kohno, H. Nakano, T. Shimura, K. Oki, H. Ishida and O. Ishihara, "The 200 MHz - and 1.5 GHz-band GaAs Monolithic Quadrature Modulator IC's," 1990 IEEE GaAs IC Symposium, pp. 283-286 (Oct. 1990).
- (14) K. Maemura, K. Yamamoto and H. Ishida, "Digital Modulator IC's," MWE'92 Microwave Workshop Digest, pp. 167-172 (Sept. 1992).

第4章 DSPを用いた直交形デジタル・アナログ共用FM変調器の設計

4.1 まえがき

従来から移動通信の分野ではアナログFM方式により音声伝送が行われてきた。一方で近年、音声に加えて画像信号、データ信号などのデジタル信号を高効率に伝送することが可能なデジタル移動通信方式の導入が進んでいる。アナログ方式からデジタル方式への移行を考えると、地域によって2つの方式が混在することになり、両方式に対応可能なコンパチブル移動機の検討が必要である。この移動機にはデジタル変調とアナログ変調の可能なデジタル・アナログ共用変調器が必要となる。

GMSK⁽¹⁾等の狭帯域デジタルFM信号は、原理的に帯域制限用のベースバンド低域通過フィルタと電圧制御発振器（VCO）との組合せで発生できる。そこでアナログFM変調用のVCOを用いてデジタル・アナログ共用FM変調器を構成する方法が、従来から一般に知られている⁽²⁾⁽³⁾。しかしながらこの方法ではVCOがアナログ的に動作するため調整が必要である。またVCOの中心周波数を安定化するためにPLL（Phase Locked Loop）回路を付加すると、変調特性が低域しゃ断特性を示し、デジタル信号伝送時に伝送特性の劣化が生ずる⁽⁴⁾。さらにVCOでは温度変化等によって変調指数が変動するが、GMSK等のデジタルFM信号を同期検波⁽¹⁾又は周波数検波⁽⁵⁾によって復調する場合、変調指数誤差は誤り率特性の劣化を引き起こすという問題があった。

本章ではVCOを用いた従来の共用変調器に付随する問題が原理的に発生せず、無調整で高精度の変調波が得られるデジタル・アナログ共用FM変調器として、デジタル信号処理（Digital Signal Processing：DSP）を用いた直交形FM変調器を提案する。本変調器ではアナログFM信号をDSPによって発生するので標本化及び量子化処理に伴う雑音が発生する。そこで、これらの雑音を抑制するためDSP処理パラメータと雑音レベルの関係を把握する必要がある。以下ではまず直交形デジタル・アナログ共用FM変調器の基本構成について述べる。次にDSPパラメータと雑音レベルの関係を述べる。最後に変調器の設計手順及び実験結果を述べる。

4.2 基本構成と動作

直交形デジタル・アナログ共用変調器の構成を図4.1に示す。アナログFMモードの場合、入力信号 $g(t)$ は A-D 変換されて DSP セクションへ入力される。DSP セクションでは、デジタル積分器により $g(t)$ を積分し、FM 変調波の位相軌跡 $\phi(t)$ を算出する。次に、ROM (Read Only Memory) を用いた \cos テーブル、 \sin テーブルを参照して $\cos \phi(t)$ 、 $\sin \phi(t)$ の値を求め、D-A 変換して出力する。直交変調部では、搬送波発振器から得た同相搬送波 $\cos(2\pi f_c t)$ と、これを 90° だけ位相シフトした直交搬送波 $-\sin(2\pi f_c t)$ に、それぞれ $\cos \phi(t)$ 、 $\sin \phi(t)$ を乗積した後合成し、FM 変調波 $e(t)$ を得る。

$$\begin{aligned} e(t) &= \cos \phi(t) \cos(2\pi f_c t) - \sin \phi(t) \sin(2\pi f_c t) \\ &= \cos \{2\pi f_c t + \phi(t)\} \end{aligned} \quad (4.1)$$

次にデジタルFMモードの場合、デジタル入力信号はROMを用いたガウス形LPFで帯域制限された後、アナログFMモードの場合と同様に、積分器、 \cos テーブル、 \sin テーブル、D-A変換器、直交変調部から成る等価FM変調器で変調されて出力される¹⁶⁾。

この構成では、搬送波を安定な発振器から供給することにより周波数安定度をVCOに比べて高くでき、1 GHz 程度のRF直接変調も可能である¹⁷⁾。しかも PLL 回路を用

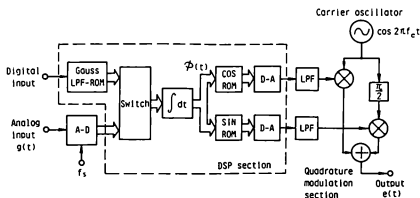


図4.1 DSPを用いた直交形デジタル・アナログ共用FM変調器

いないので低域しゃ断ひずみの発生がなく、送信機の構成が簡略化できる。また、変調波の位相軌跡をDSPにより発生しているので、変調指数が極めて安定であり、無調整で高精度かつ低ひずみの変調波が得られる。さらに、回路がデジタル化されているのでLSI化も容易であり¹⁰⁾、DSPセクションを変更すればデジタルFM以外の変調波（ロールオフQPSK等）の発生も可能であり、汎用性が高い。

4.3 DSPによる雑音

DSPによる雑音には、標本化操作によるもの、量子化操作によるものと、DSPの演算誤差によるものがある。しかしながら、DSPの演算誤差は十分小さくできるので、以下では標本化及び量子化により発生する雑音がアナログFM信号変調特性に及ぼす影響について考える。

図4.2にアナログ信号のA-D変換処理のモデルを示す。入力信号 $g(t)$ はまず標本化周波数 f_s で標本化され、時間 $(1/f_s)$ だけホールドされる。このようにして標本化された信号 $g_s(t)$ は次に u ビットの量子化器で量子化され、量子化データ $g_0(t)$ となる。この各段階において、原信号からの誤差 $\gamma(t)$ 、 $\varepsilon(t)$ が雑音として付加される。

$$g_s(t) = g(t) + \gamma(t) \quad (4.2)$$

$$g_0(t) = g_s(t) + \varepsilon(t) \quad (4.3)$$

以下では $\gamma(t)$ を標本化雑音、 $\varepsilon(t)$ を量子化雑音と呼ぶことにし、標本化及び量子化の効果を分離して解析する。

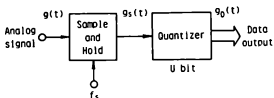


図4.2 A-D変換処理のモデル

4.3.1 標本化に起因する側帯波雑音

標本化されてホールドされた信号のスペクトル $G_s(f)$ は、入力信号のスペクトルを $G(f)$ とすると次式で示される⁽³⁾。

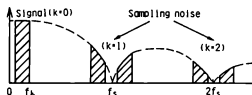
$$G_s(f) = \sum_{k=0}^{\infty} \left[G(f - k \cdot f_s) \left\{ \frac{\sin(\pi f / f_s)}{\pi f / f_s} \right\}^2 \right] \quad (4.4)$$

今、入力信号は周波数 f_h 以下の帯域に制限されているものとする。例えば自動車電話の場合、 $f_h = 3 \text{ kHz}$ である。標本化周波数 f_s が f_h に比べて十分高い場合、 $G_s(f)$ は図 4.3 (a) のようになり、式 (4.4) は次式で近似できる。

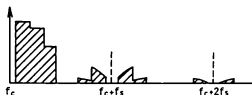
$$G_s(f) \cong G(f) + \sum_{k=1}^{\infty} \left[G(f - k \cdot f_s) \left\{ \frac{\sin(\pi f / f_s)}{\pi f / f_s} \right\}^2 \right] \quad (4.5)$$

上式において、右辺の第 1 項は原信号のスペクトルを、第 2 項は標本化雑音 $y(t)$ のスペクトルを表わしている。標本化雑音は図からもわかるように、周波数 $(k \cdot f_s)$ 付近に発生する帯域外雑音である。

この $G_s(f)$ なるスペクトルを有する信号を DSP-FM 変調器へ入力して FM 変調を行うと、標本化雑音成分によって搬送波から $(\pm k \cdot f_s)$ だけ離調した周波数付近に側帯波雑音を生じ、図 4.3 (b) のような単側帯波 (SSB) スペクトル $F_s(f)$ が得られる。



(a) Spectrum of baseband signal ; $G_s(f)$



(b) SSB spectrum of FM signal ; $F_s(f)$

図 4.3 標本化された信号のパワースペクトル

この側帯波雑音がそのまま無線機から電波として放射されると、スプリアス（不要放射）となり、他の無線チャンネルに妨害を与える。このため側帯波雑音を十分小さく抑える必要がある。

変調スペクトルにおける側帯波雑音の基本的な特性を調べるため、入力信号 $g(t)$ が余弦波の場合を考える。

$$g(t) = \cos(2\pi f_m t) \quad (4.6)$$

$$G(f) = F[g(t)] = \frac{1}{2}\delta(f - f_m) + \frac{1}{2}\delta(f + f_m) \quad (4.7)$$

ただし $F[X]$ は X のフーリエ変換を、 $\delta(f)$ はインパルス関数を示す。標本化された信号 $g_s(t)$ は式 (4.5)、(4.6)、(4.7) より

$$\begin{aligned} g_s(t) &\equiv \cos(2\pi f_m t) + F^{-1} \left[\sum_{k=1}^{\infty} G(f - k \cdot f_s) \left\{ \frac{\sin(\pi f / f_s)}{\pi f / f_s} \right\}^2 \right] \\ &= \cos(2\pi f_m t) + \sum_{k=1}^{\infty} [A_k \cos(2\pi f_{k-} t) + A_{k'} \cos(2\pi f_{k+} t)] \end{aligned} \quad (4.8)$$

$$\left. \begin{aligned} f_{k-} &= k \cdot f_s - f_m \\ f_{k+} &= k \cdot f_s + f_m \end{aligned} \right\} \quad (4.9)$$

$$\left. \begin{aligned} A_k &= \frac{\sin(\pi f_{k-} / f_s)}{\pi f_{k-} / f_s} \\ A_{k'} &= \frac{\sin(\pi f_{k+} / f_s)}{\pi f_{k+} / f_s} \end{aligned} \right\} \quad (4.10)$$

となる。 A_k 、 $A_{k'}$ は k 次の標本化雑音の振幅を示しており、 $1 \gg A_1 > A_2 > A_3 \cdots$ となる。

次に $g_s(t)$ を変調信号として搬送波周波数 f_c 、最大周波数偏移 f_d の FM 変調操作を施して得られる変調波 $e_s(t)$ は

$$e_s(t) = a \cos \left\{ 2\pi f_c t + 2\pi f_d \int g_s(t) dt \right\} \quad (4.11)$$

となる。上式に式 (4.8) を代入すると

$$e_s(t) = a \cos \left\{ 2\pi f_c t + \left(\frac{f_d}{f_m} \right) \sin(2\pi f_m t) + K(t) \right\} \quad (4.12)$$

$$K(t) = \sum_{k=1}^{\infty} [B_k \sin(2\pi f_{k-} t) + B_k' \sin(2\pi f_{k+} t)] \quad (4.13)$$

$$\left. \begin{aligned} B_k &= \left(\frac{f_d}{f_{k-}} \right) \cdot A_k \\ B_k' &= \left(\frac{f_d}{f_{k+}} \right) \cdot A_k' \end{aligned} \right\} \quad (4.14)$$

となる。式(4.12)において $\{ \}$ 内の第2項は原信号 $g(t)$ による位相変調項を表わし、第3項 $K(t)$ は標準化雑音による微小位相変調項を表わす。今、第2項の信号電力は大きい、そのスペクトルは $(f_d + f_m)$ 以下の比較的低い周波数に集中している。また、第3項によるスペクトルは $(k \cdot f_s)$ 付近の比較的高い周波数に生じており、 $f_s \gg (f_d + f_m)$ の場合には両者のスペクトルが重なることはない。そこで式(4.12)の $\{ \}$ 内の第2項までを中心周波数がゆっくり変動する搬送波と見なし、これに対して $K(t)$ による高速で微小な位相変調がかけられているものと考え、 $K(t)$ による側帯波雑音電力を求めることができる。

式(4.13)における $K(t)$ の k 次の成分は周波数が f_{k-} 及び f_{k+} の正弦波から成り、 B_k 及び B_k' はこの2つの正弦波による位相変調の変調指数を表わしている。式(4.14)からわかるように、

$$B_k, B_k' < A_k, A_k' \ll 1 \quad (4.15)$$

であり、変調指数は極めて微小である。したがって標準化雑音の k 次の成分による位相変調スペクトルは1次の項、すなわち搬送波から $(\pm k \cdot f_s)$ だけ離調した周波数付近の成分のみを考えればよい。この k 次の側帯波雑音の単側帯波あたりの電力 N_k と搬送波電力 $C = (a^2/2)$ との比 Γ_k は

$$\Gamma_k = \left(\frac{N_k}{C} \right) = [J_1(B_k)]^2 + [J_1(B_k')]^2 \quad (4.16)$$

となる。ただし $J_1(\cdot)$ は一次の第1種 Bessel 関数である。さらに式(4.15)の条件より、 $J_1(B_k) \approx B_k/2$ であるから

$$\Gamma_k \approx (B_k^2 + B_k'^2)/4 \quad (4.17)$$

となる。また $f_s > f_m$ の場合、式(4.9)から $f_{k-} \approx f_{k+}$ と近似できるから $B_k \approx B_k'$ とな

り、上式は

$$\Gamma_k \equiv \frac{B_k^2}{2} = \frac{1}{2} \left\{ \left(\frac{f_d}{k \cdot f_s - f_m} \right) \frac{\sin \pi(k - f_m/f_s)}{\pi(k - f_m/f_s)} \right\}^2 \quad (4.18)$$

と書ける。上式において f_d 、 f_s 、 f_m を一定とすると、 $k = 1$ の成分のレベル Γ_1 が最も大きく問題となる。そこで Γ_1 について、 $f_d = 5 \text{ kHz}$ 、 $f_m = 300 \text{ Hz}$ 、 1 kHz 、 3 kHz の場合に、標準化周波数 f_s と Γ_1 の関係を計算した結果を図 4.4 に示す。この図から側帯波雑音レベルは標準化周波数 f_s を高くすれば小さくできることがわかる。例として f_m の最大値を 3 kHz とし、 Γ_1 を -60 dB 以下とするためには、 f_s を 90 kHz 以上とすることがある。

ただし DSP-FM 変調器では、D-A 変換器直後に低域通過フィルタ (LPF) を設けて側帯波雑音をさらに減衰させることができるので、 f_s はさらに低くすることができる。

D-A 変換器から出力される信号のスペクトルは、FM 変調波の単側帯波スペクトル $F_s(f)$ と同一の形を有するから、その等価帯域幅の最大値は $(f_d + f_h)$ 程度を考えればよい。したがって LPF の高域しゃ断周波数 f_a は

$$f_a \geq f_d + f_h \quad (4.19)$$

であればよい。例として $f_h = 3 \text{ kHz}$ 、 $f_d = 5 \text{ kHz}$ とすれば、 $f_a = 8 \text{ kHz}$ 程度とすればよい。

図 4.5 は $f_a = 8 \text{ kHz}$ の一次 LPF を D-A 出力に設けた場合の側帯波雑音レベル Γ_1 を示したものである。LPF による Γ_1 の低減効果は f_s が大きくなる程大きくなる。この図から、 f_m の最大値が 3 kHz のとき Γ_1 を -60 dB 以下とするためには、 f_s は 45 kHz 以上であればよく、LPF なしの場合の約 $1/2$ の f_s でよいことがわかる。

なお DSP-FM 変調器では、A-D 変換時の標準化操作に起因する側帯波雑音の他に、DSP セクションにおける積分、 \cos 変換、 \sin 変換の各処理を $f_{DSP} = 500 \text{ k サンプル/秒} \sim 1 \text{ M サンプル/秒}$ の標準化速度で行うために生ずる雑音についても考慮する必要がある¹⁸⁾。しかしながら、DSP セクションの標準化雑音は、その標準化周波数 f_{DSP} が A-D 変換時の標準化周波数 f_s に比べて 10 倍以上高いので雑音レベルが低く、しかも D-A 出力の LPF により大幅に減衰されるので、実際に問題となることはない。

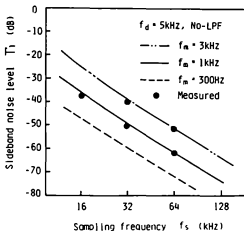


図 4.4 側帯波雑音レベル (LPFなし)

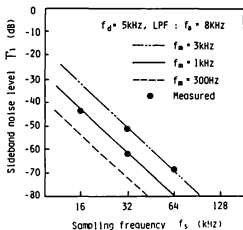


図 4.5 側帯波雑音レベル (LPFあり)

4.3.2 量子化雑音

標準化された信号 $g_s(t)$ を u ビットに量子化した場合の量子化雑音 $\varepsilon(t)$ は、図 4.6 に示すように、周期 $(1/f_s)$ 、絶対値が $(\nu/2)$ 以下のランダムステップ関数となる。

$$\varepsilon(t) = \sum_{n=-\infty}^{\infty} \varepsilon_n \cdot P(t - n/f_s) \quad (4.20)$$

$$P(t) = \begin{cases} 1 & |t| \leq (1/2f_s) \\ 0 & |t| > (1/2f_s) \end{cases} \quad (4.21)$$

$$|\varepsilon_n| \leq \nu/2 \quad (4.22)$$

ただし ν は量子化ステップ幅を表わす。

量子化雑音のパワースペクトルは入力信号に依存するものの、一般に直流近傍の雑音電力レベルが最も高く、周波数の高い成分は次第に減衰する特性を持つ。このような量子化雑音が付加された信号を DSP-FM 変調器へ入力すると、ディジタル積分器により信号と共に量子化雑音も積分され、量子化雑音のパワースペクトルの高域成分はさらに減衰する。したがって FM 変調波に対する量子化雑音の影響は変調帯域内の雑音が主となり、側帯波雑音の増加は少ない。そこで以下では量子化雑音の影響として、ベースバンド信号の S/N について考える。

S/N の計算モデルを図 4.7 に示す。FM 変調信号は u ビットに量子化された後、FM 変調、FM 復調が施され、さらに受信音声回路において BPF により周波数 (f_l, f_h) に帯域制限されて出力される。ただし、移動通信においては、FM 変復調器の前後にそれ

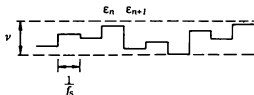


図 4.6 量子化雑音波形

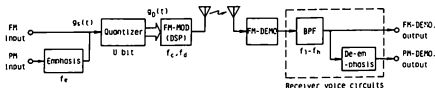


図 4.7 ベースバンド S/N 比の計算モデル

それぞれ微分特性を持つエンファシス回路、積分特性を持つディエンファシス回路を設け、等価 PM 伝送系として音声信号を伝送するのが一般的である。そこで以下では FM 受信、PM 受信の両方の場合を検討する。

まず FM 受信の場合、受信出力に含まれる量子化雑音電力 N_{QF} は、A-D 変換器出力における量子化雑音のパワースペクトル密度を $G_e(f)$ とすると、次式で与えられる。

$$N_{QF} = \int_{-\infty}^{\infty} G_e(f) |H(f)|^2 df \quad (4.23)$$

$$H(f) = H_{TRX}(f) \cdot H_1(f) \quad (4.24)$$

$H_{TRX}(f)$: 変復調器総合の伝達関数

$H_1(f)$: BPF の伝達関数

$H_{TRX}(f)$ は理想的な場合には 1 となる。また、 $G_e(f)$ は量子化雑音 $\varepsilon(t)$ の分散 σ_ε^2 で規格化でき、

$$G_e(f) = \sigma_\varepsilon^2 \cdot W_e(f) \quad (4.25)$$

と表せる。今 $\varepsilon(t)$ は $[-\nu/2, \nu/2]$ で一様分布となるから

$$\sigma_\varepsilon^2 = \nu^2/12 \quad (4.26)$$

である。また、 $W_e(f)$ は規格化された量子化雑音パワースペクトル密度であり、

$$\int_{-\infty}^{\infty} W_e(f) df = 2 \int_0^{\infty} W_e(f) df = 1 \quad (4.27)$$

である。以上から式(4.23)は

$$N_{QF} = 2\sigma_c^2 \int_0^\infty W_c(f) \cdot |H_1(f)|^2 df \quad (4.28)$$

と変形できる。さらに $H_1(f)$ が通過帯域 $[f_l, f_h]$ の理想的な矩形フィルタの場合には

$$N_{QF} = 2\sigma_c^2 \int_{f_l}^{f_h} W_c(f) df \quad (4.29)$$

と簡単化される。

$W_c(f)$ の形は Bennett⁽¹⁰⁾ により解析がなされているが、本論文における FM 変調器のように標準化周波数 f_s が信号周波数の百倍程度以下の場合には、量子化誤差の標準値 ε_n と ε_{n+1} が無相関となるため、 $W_c(f)$ は次式で近似できる。

$$W_c(f) \cong \frac{1}{f_s} \left\{ \frac{\sin(\pi f/f_s)}{\pi f/f_s} \right\}^2 \quad (4.30)$$

一方、量子化器の入力範囲に等しい Peak-to-Peak 電圧を持った正弦波（全負荷正弦波）の信号電力 S_0 は

$$S_0 = (v \cdot 2^{u-1})^2 / 2 \quad (4.31)$$

であり、この値は FM 受信出力においても保存されるから、全負荷正弦波に対する FM 受信時の S/N は

$$\frac{S_0}{N_{QF}} = \frac{3 \cdot 2^{2u-1}}{2 \int_{f_l}^{f_h} W_c(f) df} \quad (4.32)$$

となる。上式に式(4.30)を代入すれば S_0/N_{QF} が求められる。

例として、 $f_l = 300 \text{ Hz}$ 、 $f_h = 10 \text{ kHz}$ とし、 u をパラメータにして S_0/N_{QF} と f_s の関係を図 4.8 の実線で示す。なお、図中の破線の部分は、 ε_n と ε_{n+1} の間に相関が生ずるため式(4.30)を用いると誤差が多くなる領域である。この図からわかるように、一定の帯域に落ち込む量子化雑音は標準化周波数を上げることによって小さくすることができる。

同様にして PM 受信時について考える。ディエンファシス回路の伝達関数 $H_D(f)$ はコーナ周波数を f_c として

$$|H_D(f)|^2 = \frac{1}{1 + (f/f_c)^2} \quad (4.33)$$

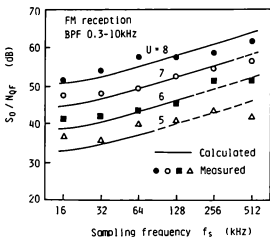


図 4.8 FM受信時の信号対量子化雑音電力比

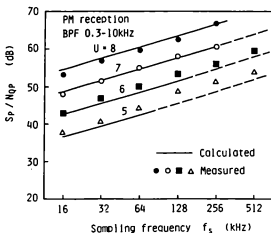


図 4.9 PM受信時の信号対量子化雑音電力比

と表わされる。PM 受信出力に含まれる量子化雑音電力 N_{QP} 、信号電力 S_p 、 S/N はそれぞれ

$$N_{QP} = 2\sigma_c^2 \int_{f_l}^{f_h} W_c(f) \cdot |H_D(f)|^2 df \quad (4.34)$$

$$S_p = \frac{1}{1 + (f_m/f_e)^2} \cdot \frac{(v \cdot 2^{u-1})^2}{2} \quad (4.35)$$

$$\frac{S_p}{N_{QP}} = \frac{\left\{ \frac{3 \cdot 2^{2u-1}}{1 + (f_m/f_e)^2} \right\}}{2 \int_{f_l}^{f_h} \left\{ \frac{W_c(f)}{1 + (f/f_e)^2} \right\} df} \quad (4.36)$$

となる。上式からPM受信時の S/N は、信号周波数 f_m に依存することがわかる。

例として、 $f_e = 3000\text{Hz}$ 、 $f_m = 1\text{kHz}$ 、 $f_l = 300\text{Hz}$ 、 $f_h = 10\text{kHz}$ とした場合の S_p/N_{QP} を図4.9に示す。図4.8と比べると、PM受信時の S/N がややよいことがわかる。

図4.10は信号周波数と S/N の関係をFM受信及びPM受信で比較した例で、 $u = 6$ ビット、 $f_s = 64\text{kHz}$ の場合である。まずBPFの高域しや断周波数 f_h が 10kHz

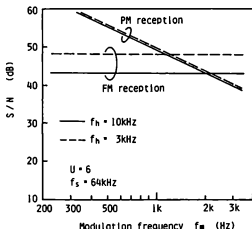


図4.10 信号周波数と量子化雑音 S/N の関係

の場合（実線）に注目すると、 $f_m = 1 \text{ kHz}$ においてPM受信時のS/NはFM受信時に比べて6 dB 改善される。ところが $f_m = 3 \text{ kHz}$ の場合、FM受信時のS/Nが約5 dB 改善されるのに比べて、PM受信時のS/Nは微かに0.4 dBしか改善されず、両者の差は、1.4 dB に縮まる。この理由は、PM受信時、ディエンファシス回路が等価的に狭帯域フィルタとして働くため、BPFの効果が顕著に現われないことによる。

なお量子化雑音の発生する過程としては、A-D変換過程の他に、DSPセクションにおける \cos 変換、 \sin 変換の各処理過程も考えられる⁶⁴⁾。この過程で発生する量子化雑音については、 \cos 及び \sin テーブルの出力ビット数 w を8ビット程度とすることにより、雑音電力を搬送波電力に対して変調スペクトル帯域内で -6.5 dB 程度に抑えられることが明らかにされている⁶⁶⁾。この場合、復調S/NはFM利得によりさらに改善されて -7.0 dB 以下となると予想され、A-D変換過程で生ずる量子化雑音に比して1.0 dB以上低い値となる。したがってDSPセクションの量子化雑音の影響は少ないといえる。

4.4 変調器の設計

DSP-FM変調器の設計フローを図4.11に示す。まずデジタルFM信号の符号速度

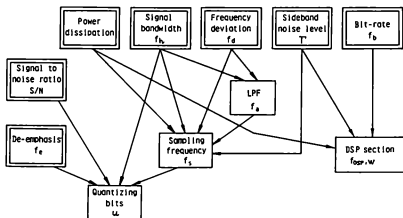


図4.11 DSP-FM変調器の設計フロー

f_b から、DSPセクションの標本化周波数 f_{DSP} 及び、D-A変換器ビット数 w 等のパラメータを決定する。通常、 $f_{DSP} = 32 f_b$ 、 $w = 8$ とすれば、ディジタルFMモードにおいても、アナログFMモードにおいても、側帯波雑音レベル Γ_1 を十分 (-60 dB以下) に抑えることができる。

次にアナログFM信号処理に関して決定すべきパラメータは

- (1) D-A出力のLPFのカットオフ周波数 f_a 及び次数
- (2) 標本化周波数 f_s
- (3) 量子化ビット数 u

である。

まず、変調信号の最高周波数 f_h と最大周波数偏移 f_d から、 f_a を $f_a \geq f_d + f_h$ となるように決める。次に、所要側帯波雑音レベル Γ_1 と f_h 、 f_d 、 f_a から図4.5を用いて f_s を求める。もしも得られた f_s がハードウェアの消費電力の面から高すぎる場合には、LPFの次数を上げて f_s を下げる。最後に、受信時の所要S/N、ディエンファシス回路のコナ周波数 f_c と f_h 、 f_s から量子化ビット数 u を決定する。

4.5 実験

以上の設計法に基づいて変調器を作製した。設計諸元は現行の受信帯域 16 kHz のアナログFM伝送系 及び 16 kbps GMSK伝送系 ($B_b T = 0.25$) を想定し、以下のとおりとした。

- | | |
|--|--------------------|
| (I) 符号速度 f_b | 16 kbps |
| (II) 変調信号周波数 f_m | DC ~ 3 kHz 以上 |
| (III) 最大周波数偏移 f_d | 5 kHz 以上 |
| (IV) 側帯波雑音レベル Γ_k | -60 dB 以下 |
| (V) PM受信時雑音ひずみ率
(周波数偏移 3.5 kHz 時) | -40 dB 以下 |

以上の諸元を満足させるため、 $f_{DSP} = 512$ kサンプル/秒、 $w = 8$ bit、 $f_a = 8$ kHz、 $f_s = 64$ kHz、 u は周波数偏移 4 kHz 時に 6 ビット相当となるように決めた。この程度の標本化周波数であれば、CMOSプロセスを用いた市販の 8 ビットA-D変換器が使用でき、その消費電力も 20 mW 以下と小さいので、特にLPFの次数を上げて

f_s を下げる必要はなく、一次のLPFでよい。

実験は搬送波周波数 70 MHz で行った。図 4.12 に GMSK 信号変調スペクトルを示す。図中の上側のトレースは、変調スペクトルを 16 kHz の帯域にわたって積分した電力を示している。側帯波雑音レベルは -60 dB 以下に抑えられている。なお、デジタル FM モードにおけるその他の特性については、文献(6)で得られた結果と同一の良好な特性が得られた。詳細な特性については、文献(6)を参照されたい。以下ではアナログ FM 変調特性について述べる。

図 4.13 は $f_m = 1$ kHz、 $f_s = 6.4$ kHz の場合のアナログ FM 変調スペクトルである。側帯波雑音電力 (16 kHz 帯域幅で測定) は変調波電力に対して -70 dB 以下

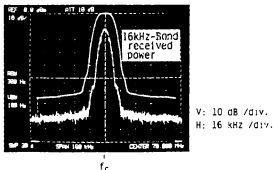


図 4.12 GMSK 信号変調スペクトル

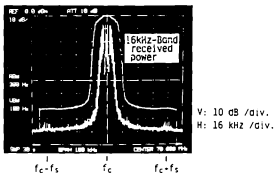


図 4.13 アナログ FM 変調スペクトル

である。また、 $f_m = 1 \text{ kHz}$ 及び 3 kHz 、 $f_s = 64, 32, 16 \text{ kHz}$ とした場合の側帯波雑音レベル Γ_1 を図 4.4 及び図 4.5 の黒丸で示す。実測値は計算値とよく一致している。

次に図 4.14 に変調周波数特性の測定結果を示す。LPF なしの場合、変調度が 3 dB 低下する周波数は 20 kHz 程度であるが、LPF を設けた場合の 3 dB 低下点は LPF のカットオフ周波数よりやや低い 7.4 kHz となった。

図 4.8 及び図 4.9 に、FM 受信時及び PM 受信時の信号対量子化雑音電力比の測定結果を示す。全体に実測値は計算値とよく一致している。

図 4.15 に FM 受信時及び PM 受信時の雑音ひずみ率 $(N+D)/S$ の測定結果を示す。測定には FM 直線検波器を使用し、BPF の帯域は $0.3 \sim 3 \text{ kHz}$ とした。LPF なしの場合、入力信号レベルを上げて変調波の周波数偏移を増加させると、入力信号に対する有効な量子化ビット数が増えるので、雑音ひずみ率は低下する。ところが LPF ありの場合、 $f_d > 3.5 \text{ kHz}$ では f_d が大きくなると雑音ひずみ率がかえって悪化する。この理由は、 f_d が大きくなるにつれて変調スペクトルの広がりが大きくなり、LPF で削除される成分が増えるためにひずみの発生量が増えるためである。いずれにして

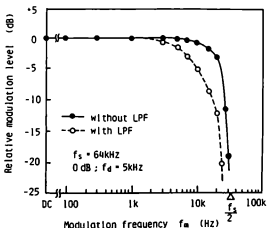


図 4.14 変調周波数特性

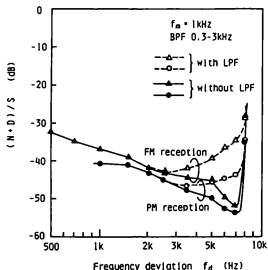


図 4.15 雑音ひずみ特性

も、雑音ひずみ率は PM受信時において $f_d = 3.5 \text{ kHz}$ の標準変調時において -4.7 dB 、 $2 \sim 7 \text{ kHz}$ にわたって -4.3 dB 以下である。また FM受信時においても $f_d \leq 5 \text{ kHz}$ で -4.0 dB 以下であり、これらの値は実用上十分な値である。

図 4.16 及び図 4.17 はそれぞれ FM受信時及び PM受信時における雑音ひずみ率対信号周波数特性を、 $f_d = 3.5 \text{ kHz}$ の標準変調時について示したものである。LPF なし及びありの場合とも、 $f_m \leq 1.5 \text{ kHz}$ で実測値と計算値はよく一致している。 $f_m \geq 2 \text{ kHz}$ で実測値が計算値よりもよくなっているのは、量子化雑音スペクトルは信号周波数の整数倍付近に電力が集中する傾向があるため、BPFの帯域が f_m の2倍以上ないと雑音電力の計算誤差が大きくなるためである。

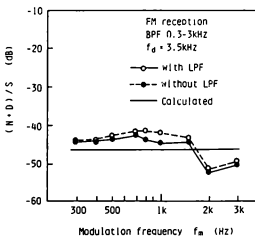


図 4.16 FM受信時の雑音ひずみ率周波数特性

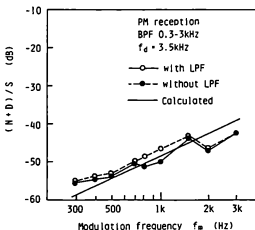


図 4.17 PM受信時の雑音ひずみ率周波数特性

4.6 むすび

移動通信において、従来からのアナログFMによる音声信号伝送に加えてディジタル変調による信号伝送を行うため、DSPを用いた直交形ディジタル・アナログ共用FM変調器を提案し、アナログFM信号をDSPにより発生した場合の変調特性を中心に検討した。

まず標本化周波数と変調波に付随する側帯波雑音の関係を明らかにし、4.5 kHz程度の標本化周波数で側帯波雑音を十分抑えられることを示した。また、本変調器で発生した変調波をFM受信及びPM受信した場合のベースバンドS/Nについて解析し、40 dB以上のS/Nを得るためには量子化ビット数は6～7ビットでよいことを示した。

次に実際に変調器を作製し、解析結果を実験により確認すると共に、無調整で十分雑音を抑えたFM変調波が得られることを実証した。

なお、本章で得られた側帯波雑音解析結果については、DSPばかりでなく広くサンプル値系一般に適用することができ、例えばスイッチト・キャパシタ (SC) 回路を用いた変調器の設計を行う場合にも有効である。またディジタルモードにおける変調方式としてGMSKの場合を示したが、DSPを用いた直交形変調器では原理的にあらゆる種類の変調波を発生できる。(例えば前章では、ロールオフ $\pi/4$ シフトQPSK変調器としての良好な性能を確認している。) この場合にも、本章で示したアナログモードの設計法は有効である。

[第4章 参考文献]

- (1) 室田, 平出, "GMSK 変調方式の伝送特性," 信学論(B), vol. J64-B, no. 10, pp.1123-1130 (昭56-10).
- (2) 代田, 三木, "自動車電話用PLL変調器を用いたGMSK信号伝送特性," 昭59 信学総全 大 2418.
- (3) S. Ekemark, K. Raith and J. Stjernvall, "Modulation and Channel Coding in Digital Mobile Telephony," Nordic Seminar on Digital Land Mobile Radio Communication 1985.
- (4) 松本, 堀川, "低域遮断伝送路における通話中制御信号の特性," 信学技報 CS84-131 (1984-12).
- (5) M. Hirono, T. Miki and K. Murota, "Multilevel Decision Method for Band-Limited Digital FM with Limiter-Discriminator Detection," IEEE Trans. Veh. Technol., vol. VT-33, no.3, pp.114-122 (Aug. 1984).
- (6) 鈴木, 山尾, "ディジタル信号処理によるディジタルFM直交形変調器の設計," 信学論(B), vol. J65-B, no. 9, pp. 1148-1155 (昭57-9).
- (7) 山尾, 鈴木, "GaAs-FETダブルバランスミキサを用いた直交形変調器の設計," 信学論(B), vol. J65-B, no. 9, pp. 1140-1147 (昭57-9).
- (8) H. Suzuki, Y. Yamao and K. Momma, "Single-chip Baseband Waveform Generator CMOS-LSI for Quadrature-type GMSK Modulator," Electron. Lett., vol. 20, no. 21, pp. 875-876 (Oct. 1984).
- (9) H. B. Voelcker, "Generation of Digital Signaling Waveforms," IEEE. Trans. Commun., vol. COM-16, pp. 81-93 (Feb.1968).
- (10) W. R. Bennett, "Spectra of Quantized Signal," Bell Sys. Tech. Jour., vol. 27, pp. 446-472 (July 1948).

5.1 まえがき

GaAs FET は従来からUHF帯以上の超高周波帯における低雑音増幅器の分野で確固たる地位を築いてきたが、最近では IC化技術の進展に伴って GaAsモノリシックIC による各種アナログ回路や超高速デジタル回路が実現できるようになり⁽¹⁾、新たな適用領域が広がりつつある。このような中においてGaAs FETをアナログスイッチとして用いた高周波スイッチの報告がなされている^{(2)~(4)}。

従来、高周波信号を切替るためのスイッチとしてはPINダイオードを用いたもの⁽⁵⁾、デュアルゲートFETを用いたもの⁽⁶⁾⁽⁷⁾ などが主に用いられてきた。このうちPINダイオードを用いたものは広帯域にわたって低損失かつ高いアイソレーションが得られているが、オン・オフ制御のためには通常 10 mA 程度以上のバイアス電流が必要であり、消費電流がやや大きい。さらに、広帯域特性を得るためにはバイアス回路に大きなインダクタンスが必要であり、モノリシックIC化に適していない。また、デュアルゲートFETを用いたものではバイアス回路は簡単になるが、ゲート及びドレインの2ヶ所にバイアスを加えるため、正負二電源が必要になるという実用上の欠点があった。

一方、GaAs FET をアナログスイッチとして用いる高周波スイッチは、FET のチャネル抵抗がゲートバイアスによって著しく変わることを利用したものであり、FETを一種の受動素子として使用するためドレインバイアスが不要である。したがって単一電源動作が可能で、しかも切替えの瞬間以外はスイッチの消費電力を零にできる。また広帯域動作が期待でき、比較的大きな電力の信号も取扱えるので汎用性が高い。さらに多数のスイッチを同一チップ上に集積することも容易であるから、マトリクススイッチ等も大幅に小形化できる可能性がある。

以上のような特長は、特に小形化・低消費電力動作が要求される移動通信及び衛星通信の分野では大きな魅力である。例として移動通信ではアンテナ切替スイッチ、送信・受信切替スイッチとして、また衛星通信ではフェーズシフター用スイッチ⁽⁸⁾やマトリクススイッチへの適用が考えられる。

本章ではGaAs広帯域モノリシックスイッチの設計法と試作結果について述べる。まずFETの構造モデルから導いたスイッチの等価回路に基づいてFETの素子定数とスイッチの諸特性との関係を明かにする。次にSPDT (Single-Pole-Double-Throw) 及び

DPDT (Double-Pole-Double-Throw) 構成のスイッチをイオン注入法により作製してその特性を評価し、等価回路モデルの妥当性を確認する。さらにスイッチのアイソレーションを改善する方法についても考察を加えた。

5.2 回路設計

5.2.1 FETスイッチの等価回路

GaAs FET の構造モデルを図 5.1 に示す。(a) がオン状態の場合、(b) がオフ状態の場合である。アナログスイッチとして動作させる場合、ドレイン・ソース間にバイアス電圧をかけないので空乏層の形状はゲート電極を中心にして左右対称になる。ここではゲート電極両端の空乏層の形状は円弧状とし、ゲート直下の空乏層の厚みは一定と仮定したモデルを用いた⁽⁹⁾。

この構造モデルから図 5.2 の等価回路が得られる。図において、 R_{ch} はゲート直下のチャネル抵抗であり、ゲートバイアスによって数 Ω (オン状態) \sim 数 $k\Omega$ 以上 (オフ状態) の間で変化する。また R_s 、 R_d はそれぞれソース抵抗、ドレイン抵抗であり、ゲートバイアスによらずほぼ一定の値をとる。FET スイッチとしてのオン抵抗 R_{on} は、ソース・ドレイン間の抵抗として次式で表される。

$$R_{on} = R_{ch} + R_s + R_d \quad (5.1)$$

ただし

$$R_{ch} = \frac{l_g}{W_g(1-p)d} \cdot \frac{1}{eN_d\mu} \quad (5.2)$$

$$p^2 = (V_{bi} - V_{gs}) / (V_{bi} - V_{th}) \quad (5.3)$$

$$R_s = R_d = K_s / W_g \quad (5.4)$$

l_g : ゲート長、 W_g : ゲート幅

d : 活性層の厚み、 e : 電子の電荷

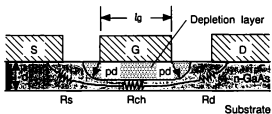
N_d : 不純物濃度、 μ : 電子の移動度

V_{bi} : ビルトイン電圧 (≈ 0.8 V)

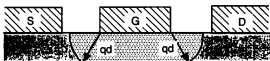
V_{th} : しきい値電圧、 V_{gs} : ゲート・ソース間電圧

K_s : FET 構造によって異なる抵抗係数

式 (5.1) \sim (5.4) から R_{on} はゲート幅 W_g に反比例することがわかる。例として、 $l_g = 1 \mu\text{m}$ 、 $W_g = 1 \text{mm}$ 、 $d = 0.085 \mu\text{m}$ 、 $V_{th} = -1 \text{V}$ 、 $K_s = 2 \Omega \cdot \text{mm}$ としたとき、



(a) ON-state



(b) OFF-state

S : Source
G : Gate
D : Drain

図 5.1 GaAs FET の構造モデル

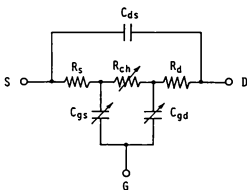


図 5.2 FETアナログスイッチの等価回路

$R_{on} \approx 6 \Omega \cdot \text{mm}$ となる。また、 R_{ch} はゲート長 l_g に比例することから、ゲート長の短縮は R_{ch} の低減、さらには R_{on} の低減に有効であることがわかる。

次に容量について考える。図 5.2 における C_{gs} 、 C_{gd} はそれぞれゲート・ソース間及びゲート・ドレイン間の空乏層容量と、電極間の浮遊容量を合わせたものであり、FET構造の対称性から $C_{gs} = C_{gd}$ となる。まず、FETがオン状態の場合には図 5.1 (a) のモデルから

$$C_{gs}(\text{ON}) = C_{gd}(\text{ON}) = \epsilon W_g \left(\frac{l_g}{2pd} + \frac{\pi}{2} \right) + C_{gss} \quad (5.5)$$

$$C_{gss} = \epsilon_0 W_g \quad (5.6)$$

と表せる¹⁹⁾。ただし、 ϵ はGaAsの誘電率である。式(5.5)において右辺の第一項が空乏層容量を、第二項が電極間の浮遊容量を表す。またオフ状態の場合には図 5.1 (b) のモデルから

$$C_{gs}(\text{OFF}) = C_{gd}(\text{OFF}) = \epsilon W_g \sin^{-1} \frac{1}{q} + C_{gss} \quad (5.7)$$

と表せる。一般的な $1 \mu\text{m}$ ゲートFET では、 $C_{gs}(\text{ON}) = 1.2 \sim 1.5 \text{ pF/mm}$ 、 $C_{gs}(\text{OFF}) = 0.1 \sim 0.3 \text{ pF/mm}$ 程度となる。また、オフ状態でのソース・ドレイン間容量 C_{ds} は、Ayasli¹⁴⁾ による計算例では 0.14 pF/mm 程度と報告されている。これらの容量は、すべてゲート幅 W_g に比例する。

5.2.2 SPDTスイッチの設計

ここではまず無反射形SPDTスイッチをとりあげ、ゲート幅等の素子パラメータとスイッチの挿入損失、アイソレーション等の関係を調べる。無反射形SPDTスイッチの構成を図 5.3 に示す。図において制御端子 Cont 1 を 0 V、Cont 2 を FET のしきい値電圧以下にすると、Port 1 は Port 3 と接続され、Port 2 は FET Q 4 のオン抵抗で終端される。入力整合用 FET Q 3、Q 4 を設けない場合、Port 2 側は開放となり、入力波が全反射して不都合を生ずる場合があるが、Q 3、Q 4 のオン抵抗が線路インピーダンスと等しくなるようにすることにより、無反射形のSPDTスイッチとすることができる。

この構成におけるPort 1 - Port 3 間の挿入損失 L は、簡単化のため特性インピーダンス Z_0 の伝送線路の途中にFETのオン抵抗 R_{on} が直列接続された場合の損失と考えると

$$L = 10 \log \left(\frac{2Z_0 + R_{on}}{2Z_0} \right)^2 \quad (\text{dB}) \quad (5.8)$$

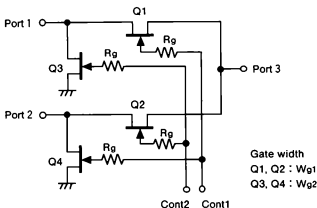


図 5.3 無反射形SPDTスイッチの構成

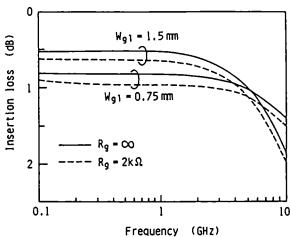


図 5.4 SPDTスイッチの挿入損失

と表わせる。例として $Z_0 = 50 \Omega$ 、 $R_{on} = 6 \Omega$ とすると $L = 0.51 \text{ dB}$ となり、かなりの低損失が見込める。一方、図 5.2 の等価回路を用いて SPDT スイッチの挿入損失を計算機シミュレーションによって求めた結果を図 5.4 に示す。シミュレーションにおいては、 $R_{on} = 8 \Omega \cdot \text{mm}$ とした。ゲート長 W_{g1} が 1.5 mm 、 0.75 mm の場合のオン抵抗は、それぞれ 5.3Ω 、 10.6Ω となる。まずゲートバイアス抵抗 R_g の影響が無視できる $R_g = \infty$ の場合（図中の実線で示す）に注目すると、 2 GHz 以下では挿入損失はほぼ平坦であり、その値は式(5.8)で求めた値にほぼ一致する。この周波数領域では、ゲート幅 W_{g1} が広い程オン抵抗が小さくなって挿入損失が小さくなる。一方、 2 GHz 以上になると挿入損失が増加する。この原因は、周波数が高くなると Port 1 から Port 3 へ伝達すべき信号の一部がオフ状態 FET Q2 のドレイン・ソース間容量によって Port 2 側へ漏れるためである。この領域では、ゲート幅 W_{g1} を広くすると Q2 のドレイン・ソース間容量が増えるので、Port 2 側へ漏れる電力が大きくなり、挿入損失はかえって増加する。したがってゲート幅 W_{g1} は所要帯域幅に応じて決める必要がある。

さて、図 5.4 においてゲートバイアス抵抗 $R_g = 2 \text{ k}\Omega$ とした場合の挿入損失の値は $R_g = \infty$ とした場合よりも 0.2 dB 程度大きくなっている。この理由は、 $R_g = \infty$ の場合、または式(5.8)の導出においては、FET Q1 のゲートは高周波的には完全にフローティングであると仮定しているが、実際のスイッチでは FET のゲートがゲートバイアス抵抗 R_g を介して制御端子に接続されており、 C_{gs} 、 C_{gd} を介してゲートへ伝達された信号電力がバイアス抵抗 R_g で熱となって消費されるためである。 R_g による損失の増加は 100 MHz 以上のほぼ全帯域にわたっており、 R_g による損失を十分抑えるためには、 R_g を $2 \sim 3 \text{ k}\Omega$ 以上とする必要がある。

一方、 R_g が大きくなると、FET の C_{gs} 、 C_{gd} との時定数が大きくなり、スイッチのオン・オフ切替に要する時間が長くなる。スイッチの切替時間（オン→オフへの過渡時間） t_{sw} は、 C_{gs} 、 C_{gd} がゲートバイアスによらずほぼ一定と考えると、時間 $t = 0$ において 0 V から V_{CONT} にステップ状に変化する制御電圧を Cont 1 に加えた場合に、ゲート電位が 0 V から V_{th} まで変化する時間と考えることができ、次式で近似できる。

$$t_{sw} \approx \{C_{gs}(\text{ON}) + C_{gd}(\text{ON})\} R_g \cdot \frac{V_{th}}{V_{CONT}} \quad (5.9)$$

V_{CONT} : オフ状態におけるゲートバイアス電圧

上式において、 $C_{gs}(\text{ON}) = C_{gd}(\text{ON}) = 1.8 \text{ pF}$ 、 $V_{th} = -1 \text{ V}$ 、 $V_{\text{CONT}} = -4 \text{ V}$ とした場合の R_g と t_{sw} の関係を図 5.5 の実線で示す。一方、実際の FET では C_{gs} 、 C_{gd} はゲートバイアスによって変わるので、式(5.9) は厳密には正しくない。 C_{gs} 、 C_{gd} に式(5.5)～(5.7)で表わされるゲートバイアス依存性を持たせて計算機シミュレーションを行い、出力波形の包絡線の立下り部分を折線近似して切替時間を求めた結果を図 5.5 中の白丸で示す。これと式(5.9) による計算値（図中の実線）とを比較すると、それ程大きな違いはない。したがって、式(5.9) を用いて十分 t_{sw} の予測ができると考えられる。たとえば図から $t_{sw} \leq 2 \text{ ns}$ とするためには、 $R_g < 2 \text{ k}\Omega$ とする必要がある。また、 $R_g = 1 \text{ k}\Omega$ とすれば、 $t_{sw} \approx 1 \text{ ns}$ 程度にできる。

さて、 C_{gs} 、 C_{gd} と R_g によるもうひとつのファクタとして、スイッチの切替時に発生する制御のための電力消費がある。今、Cont 1 または Cont 2 の制御電圧を 0 V から V_{CONT} へと、あるいはこの逆に変化すると、FET Q1 から Q4 までの C_{gs} 、 C_{gd} にかかるバイアス電圧も 0 V と V_{CONT} の間を遷移し、充電／放電電流が各 FET のゲートバイアス抵抗 R_g に流れる。スイッチを頻繁に切替ると、この充電／放電電流も増え、 R_g での電力消費が増える。制御電力消費は、 C_{gs} 、 C_{gd} に充放電されるエネルギーと 1 秒あ

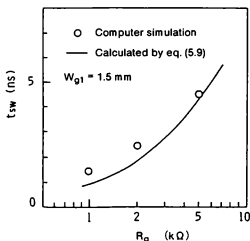


図 5.5 ゲートバイアス抵抗と切替時間の関係

たりの切替回数の積で表わされる。例として C_{gs} 、 C_{gd} を前述の 1.8 pF 、 V_{CONT} を -4 V 、切替周期を 1 ms とすると、FET 1 個あたりの制御電力消費は 30 nW 以下であり、SPDT スイッチ全体でも 120 nW 以下である。したがって、切替制御のための電力消費は無視できる値であることがわかる。

次にオフ状態の Port 2 - Port 3 間のアイソレーションについて考える。 R_g が十分大きい場合のアイソレーション I_S は次式で与えられる。

$$I_S = 10 \log \{ 1 + (1/\omega C_T Z_0)^2 \} \quad (\text{dB}) \quad (5.10)$$

$$C_T = C_{gs} + \frac{C_{gs}(\text{OFF})}{2} \quad (5.11)$$

ただし、 ω は角周波数、 C_T は FET Q2 のソース・ドレイン間の見かけの容量である。 C_T はゲート幅に比例するから、アイソレーションを高くするためにはゲート幅 W_{g1} を狭くする必要がある。例として、 $C_T = 0.1 \text{ pF/mm}$ 、 $Z_0 = 50 \Omega$ 、 $f = \omega/2\pi = 2 \text{ GHz}$ とすると、 $I_S > 20 \text{ dB}$ を得るためには $W_{g1} \leq 1.5 \text{ mm}$ とする必要がある。

最後に入力整合用 FET Q3、Q4 について考える。Q3、Q4 のゲート幅 W_{g2} はオン抵抗 R_{on} が伝送線路のインピーダンスに等しくなるように決定すればよい。ここで懸念されるのは、IC 製造時のバラツキのためにしきい値電圧が変化してオン抵抗が設計

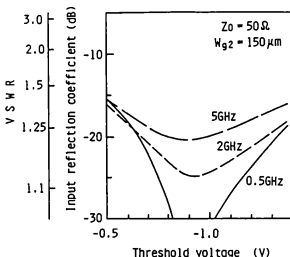


図 5.6 しきい値電圧変化による入力整合の劣化

値からずれ、入力整合が劣化することである。そこで式(5.2)における活性層の厚み d が変化してしきい値電圧が変化する場合を想定し、入力整合の劣化を回路シミュレーションによって調べた。図 5.6 にその結果を示す。この図から、しきい値電圧が -1 V 付近で ± 0.3 V 程度ずれても、入力反射量は -15 dB 以下と十分な値であることがわかる。したがって IC 製造時のバラツキの影響は特に問題ないことがわかる。

以上の検討を踏まえた無反射形 SPDT スイッチのパラメータ設計例を表 5.1 に示す。この設計例は特に挿入損失を重視して W_{g1} を大きくとった例である。

表 5.1 無反射形 SPDT スイッチ設計例

W_{g1}	1500 μm
W_{g2}	150 μm
R_g	2 k Ω
挿入損失	0.6 dB
帯域	DC \sim 4 GHz
アイソレーション	20 dB 以上
切替時間	2.5 ns

5.2.3 DPDT スイッチの設計

図 5.7 に DPDT スイッチの構成を示す。図において制御端子 Cont 1 を 0 V、Cont 2 を FET のしきい値電圧以下にすると、Port 1 と Port 3、Port 2 と Port 4 がそれぞれ接続される。また Cont 1 と Cont 2 の電位を交差すると、今度は Port 1 と Port 4、Port 2 と Port 3 がそれぞれ接続され、 2×2 のマトリクススイッチとして動作する。なお、DPDT スイッチでは入力ポートは 2 つの出力ポートのいずれかと必ず接続されるので、入力整合用の FET は不要である。

DPDT スイッチの挿入損失は基本的には SPDT スイッチと同様に式(5.8)で与えられる。また切替時間も SPDT スイッチと同様に式(5.9)で与えられる。したがって W_{g1} 及び R_g の決定は SPDT スイッチの場合と同様に行える。一方、アイソレーション I_D については、

$$I_D = 10 \log \{ 1 + (1/2 \omega C_T Z_0)^2 \} \quad (\text{dB}) \quad (5.12)$$

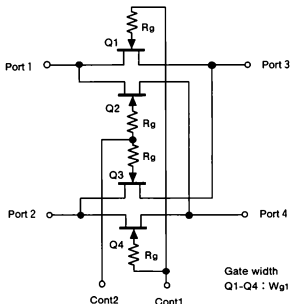
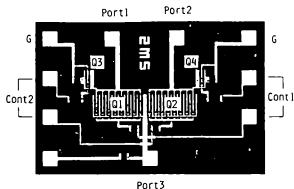


図 5.7 DPDTスイッチの構成

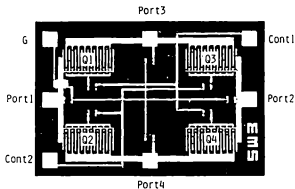
と表わせ、SPDTスイッチの場合よりやや劣化する。劣化する理由は、例としてPort 2とPort 3間のアイソレーションを考えると、Q3の C_T を介してPort 2からPort 3へ漏れる経路の外に、Port 2からPort 4へ伝達された後でQ2の C_T を介して一旦Port 1へ戻ってからPort 3へ漏れる第二の経路が存在するからである。このためスイッチの帯域幅もSPDTスイッチに比べて若干狭くなると予想される。

5.3 特性

本章では以上に述べた設計に基づいて試作したSPDT及びDPDTスイッチの特性について述べる。ICの作製にはイオン注入法を用い、ゲート長は $1\mu\text{m}$ 、しきい値電圧は -0.8V 、FETのオン抵抗は $7.5\Omega\cdot\text{mm}$ であった。SPDTスイッチのパラメータは表5.1の値とした。またDPDTスイッチのパラメータは $W_{g1}=1.5\text{mm}$ 、 $R_g=2\text{k}\Omega$ とした。図5.8に作製したSPDT及びDPDTスイッチのチップ写真を示す。チップサイズはいずれも $0.9\text{mm}\times 1.3\text{mm}$ である。



(a) SPDT switch



(b) DPDT switch

図 5.8 試作したスイッチのチップ写真

5.3.1 SPDTスイッチの特性

図 5.9 に挿入損失の測定結果を示す。2 GHz 以下では測定値はシミュレーション結果とよく一致しており、0.6 ~ 0.7 dB という低い値が実現できた。2 GHz 以上では挿入損失は徐々に増加し、挿入損失が低域に比べて 1 dB 以内の増加に抑えられる通過帯域は DC ~ 3.3 GHz である。2 GHz 以上における測定値とシミュレーション結果 ($l=0$) のずれの原因としては、ボンディングワイヤのインダクタンス及び配線容量

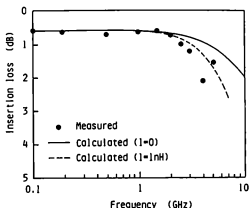


図 5.9 SPDTスイッチの挿入損失

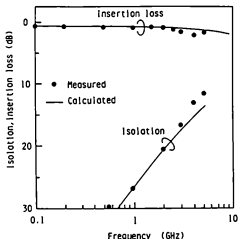


図 5.10 SPDTスイッチのアイソレーション特性

等が考えられる。例として全てのボンディングワイヤが1 nHのインダクタンスを持つとした場合の挿入損失をシミュレーションで求めた結果を図中の破線で示す。4 GHz付近の小さなディップを除けば、測定値とかなり一致することがわかる。

次にアイソレーションの測定結果を図 5.10 に示す。2 GHzにおけるアイソレー

ションは20.5 dBであり、設計値に近い。なお図中に同時に示した挿入損失とアイソレーションとの比(dB表示では差となる)がスイッチのオン・オフ比となる。

図5.11に入力整合特性を示す。Port 3と接続された状態のPort 1の入力反射係数 S_{11} 、及びFET Q4で終端された状態のPort 2の入力反射係数 S_{22} について測定した。反射電力は測定帯域(10 MHz～1.8 GHz)にわたって-23 dB以下(VSWR \leq 1.15)と良好である。

図5.12はスイッチの切替波形を示したもので、Port 1に1 GHz、1 Vp-pのCW波を入力し、これを繰り返し周波数の50 MHzでオン・オフした出力波形を観測した。図中の上がPort 3出力波形、下が制御信号である。切替時間は立上り、立下り共に2 ns以下であり、設計値にほぼ一致している。

次にスイッチの最大入力を調べるため、周波数の異なる2信号を同一ポートに入力し、スペクトラムアナライザで出力信号の混変調ひずみを測定した結果を図5.13に示す。信号周波数は1000 MHz及び1001 MHzである。入力信号+20 dBm(+17 dBm \times 2)における混変調ひずみは信号に対して-68 dB以下であり、0.1 W程度の信号まで取扱うことができる。なお、+15 dBm以下ではひずみは測定限界以下であった。

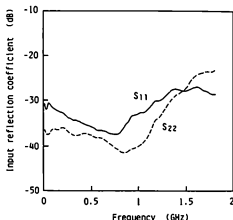


図5.11 SPDTスイッチの入力整合特性

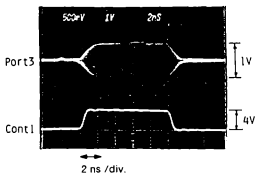


図 5.1 2 スイッチの切替波形

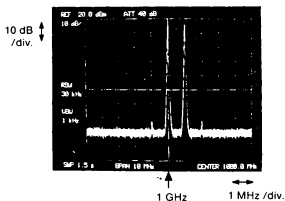


図 5.1 3 混変調特性 (+ 20 dBm入力時)

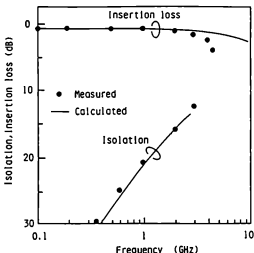


図 5.1.4 DPDTスイッチの伝達特性

5.3.2 DPDTスイッチの特性

図 5.1.4 に DPDT スwitch の挿入損失及びアイソレーションを示す。挿入損失は DC ～ 2 GHz で 1 dB 以下であり、2 GHz 以上での損失の増加は SPDT スwitch よりも著しくなっている。挿入損失が低減に比べて 1 dB 以内の増加に抑えられる通過帯域は DC ～ 3 GHz である。またアイソレーションは SPDT スwitch に比べて 5 ～ 6 dB 劣化しており、5.2.3 での考察の妥当性を示している。入出力整合、切替時間、最大入力については SPDT スwitch と同等であった。

5.4 アイソレーションの改善法

前節で試作したスイッチは特に低損失化をねらったものであり、アンテナ切替スイッチ、フェーズシフタ用スイッチ等への応用に対しては十分な特性を有している。しかしながら、用途によってはさらにアイソレーションの向上が必要となることがあるので、本章ではいくつかの改善法について検討する。

5.4.1 多段接続

1 段あたり挿入損失 L (dB)、アイソレーション I (dB) のスイッチを N 段縦続接続すれば、全体での挿入損失は $N \cdot L$ (dB)、アイソレーションは $N \cdot I$ (dB) となる。したがって挿入損失とアイソレーションの比であるオン・オフ比: $I-L$ (dB) も N 倍となる。図 5.15 の実線 ($N=2$) は試作した SPDT スイッチを 2 段縦続接続した場合の特性である。1 GHz における挿入損失は 1.3 dB、アイソレーションは 53 dB であり、 $N=1$ の場合と比べてアイソレーションを大幅に改善できることがわかる。したがって、IC チップ内で多段縦続接続構成をとれば、ハイ・アイソレーション形のモノリシックスイッチを実現することができる。

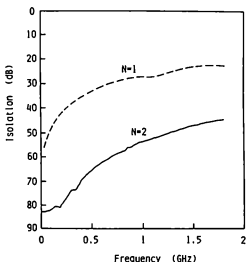


図 5.15 2 段縦続接続によるアイソレーションの改善

5.4.2 FETプロセスの最適化

アイソレーションを向上させるためにはFETのゲート幅を狭くしてドレイン・ソース間の容量を減らす必要があり、狭いゲート幅でも低いオン抵抗が得られるFET構造

を選ぶ必要がある。すなわち、

- ① ゲート長を短くする。
- ② 活性層を厚くする。
- ③ リセス構造⁽¹⁰⁾、 n^+ 層を用いてソース抵抗及びドレイン抵抗を下げる⁽¹¹⁾。

等が有効である。

5.4.3 回路上の改善

FETのソース・ドレイン間にインダクタンスを装荷して C_T を打消す方法を Mclevige ら⁽²⁾が報告しているが、周波数が低い場合にはインダクタンスが大きくなるので、モノリシックIC化が困難になる。

インダクタンスを用いない方法としては、オフ状態のFETのゲートを高周波的に接地して $C_{gs} \rightarrow C_{gd}$ 経由で漏れる成分を阻止し、 C_T を等価的に小さくする方法がある⁽¹²⁾。

5.5 むすび

広帯域GaAsモノリシックスイッチの設計法と試作結果について述べた。まず簡略化した等価回路モデルに基いてFETのパラメータ等とスイッチの諸特性との関係を明らかにし、低損失かつ広帯域な特性が得られることを示した。次にイオン注入法によってSPDTスイッチ及びDPDTスイッチを試作し、特性を評価した。

この結果、SPDTスイッチでは通過帯域DC～3.3 GHz、挿入損失0.7 dB以下（DC～2 GHz）、アイソレーション20 dB以上、切替時間2 ns、無ひずみ最大入力+20 dBmの特性が得られた。またDPDTスイッチにおいても、これに準ずる良好な特性が得られた。本スイッチは消費電力が無視でき、広帯域にわたって入出力整合がとれている点にも特長があり、小形化・低消費電力動作が要求される移動通信及び衛星通信の分野へ適用が可能と考えられる。

なお、本論文で述べた設計法は一般的な $n \times m$ のマトリクススイッチに拡張して適用が可能である。

〔第5章 参考文献〕

- (1) J. Magarshack, "Microwave Integrated Circuits on GaAs," Proc. 12th European Microwave Conf., pp. 5-15 (1982).
- (2) W. V. Mclevice and V. Sokolov, "Resonated GaAs FET Devices for Microwave Switching," IEEE Trans. Electron Devices, vol. ED-28, no. 2, pp.198-204 (Feb. 1981).
- (3) Y. Ayasli, "Microwave Switching with GaAs FETs," Microwave Journal, pp. 61-74 (Nov. 1982).
- (4) 山尾, 蒼田, "GaAs広帯域モノリシックスイッチ," 信学技報, SSD83-132 (1984).
- (5) R. V. Garver, "Microwave Diode Control Devices," Harry Diamond Labs., Washington D.C.
- (6) C. A. Liechti, "Performance of Dual-Gate GaAs MES FET's as Gain-Controlled Low-Noise Amplifiers and High-Speed Modulators," IEEE Trans. Microwave Theory & Tech., vol. MTT-23, no. 6, pp. 461-469 (June 1975).
- (7) J. L. Vorhaus, W. Fabian, P. B. NG, and Y. Tajima, "Dual-Gate GaAs FET Switches," IEEE Trans. Electron Devices, vol. ED-28, no. 2, pp. 204-211 (Feb. 1981).
- (8) C. W. Suckling, R. S. Pengelly and J. R. Cockrill, "S-Band Phase Shifter Using Monolithic GaAs Circuits," ISSCC Digest of Technical Papers, pp. 134-135 (Feb. 1982).
- (9) T. Takada, K. Yokoyama, M. Ida and I. Sudo, "A MES FET Variable-Capacitance Model for GaAs Integrated Circuit Simulation," IEEE Trans. Microwave Theory & Tech., vol. MTT-30, no. 5, pp. 719-724 (May 1982).
- (10) 大畑, 伊藤, 長谷川, 藤本, "Deep Recess 構造超低雑音GaAs MES FET," 信学技報, SSD-79-72 (1979).
- (11) K. Yamasaki, K. Asai, T. Mizutani and K. Kurumada, "Self-Align Implantation for n^+ -layer Technology (SAINT) for High-Speed GaAs ICs," Electron. Lett., vol. 18, no. 3, pp. 119-121 (Feb. 4, 1982).
- (12) 山尾, 蒼田, "GaAs広帯域モノリシックスイッチ," 昭58信学総全大, 476.

第6章 受信レベル線形予測を用いたアンテナ選択ダイバーシチ受信法

6.1 まえがき

移動通信におけるフェージングの影響を克服する手段として、ダイバーシチ受信が有効である。ダイバーシチ受信の採用により、伝送帯域を増やすことなく、高い通信品質を得ることができ、さらに同一チャネル干渉に対する耐力を高め、システム容量の増加、周波数利用効率の向上が可能になる⁽¹⁾⁽²⁾。

これまでのFDMA (Frequency Division Multiple Access) によるアナログ移動通信方式では、ダイバーシチ受信法として検波後選択合成法 (Postdetection Selection Combining、以下PDSCと略す) が最も多く利用されてきた。例として大容量移動通信方式⁽³⁾では、PDSCを基地局側と移動局側 (Mobile Station、以下MSと略す) の双方に採用しており、伝送品質の向上と大容量化の実現に必須である⁽⁴⁾。しかしながら、PDSCではMSに2台の受信回路が必要であり、携帯機の小型化、低消費電力化を進める上でひとつの制約となっていた。

これに対し、TDMA (Time Division Multiple Access) によるデジタル移動通信方式では、アンテナ選択ダイバーシチ受信法 (Antenna Selection Diversity Reception、以下ASDと略す) の検討がなされてきた⁽⁵⁾⁽⁶⁾。この理由は、PDSCと同等のダイバーシチ利得を1台の受信回路で得ることができるため、より実用的であるからである。ASDでは各アンテナからの受信信号レベルを事前に比較し、より高い受信レベルを有する信号を選択して受信する。しかしながら、フェージング周期の短い高速レイリーフェージング環境においては、受信ブランチの選択後に受信レベルが変化し、結果として正しい選択が行われない場合が発生する。このため、フェージングが高速になるにつれてダイバーシチ利得が減少し、歩行速度では十分なダイバーシチ効果が得られるが、高速で移動する自動車や電車等ではダイバーシチ効果が少ないという問題があった⁽⁶⁾。

本章ではこのような高速フェージング時のダイバーシチ利得を改善するため、受信レベル線形予測を用いたアンテナ選択ダイバーシチ受信法 PASD (Predictive Antenna Selection Diversity reception) を提案する。PASDでは各アンテナからの受信信号レベルを2回測定し、受信レベルの変化を線形予測する。これにより高速レイリーフェージングにおけるダイバーシチ利得を改善することができる。

6.2 予測アルゴリズム

6.2.1 原理

レイリーフェージングチャネルで受信された信号の包絡線信号は、フェージングの最大ドップラー周波数 f_D で決定される自己相関係数を持つ、帯域制限信号（高域遮断信号）である。したがって、フェージング周期に対して予測の範囲が十分短ければ、低次の線形予測が有効である。図 6.1 に受信信号包絡線と線形予測の原理を示す。図において、時刻 t_3 における受信信号レベル（Received Signal Strength : RSS）を時刻 t_2 において予測するものとする。この場合の 0 次及び 1 次の線形予測結果は次式で示される。

$$P_0 = R_2 \quad (0\text{th-order prediction}) \quad (6.1)$$

$$P_1 = R_2 + \frac{R_2 - R_1}{t_2 - t_1} (t_3 - t_2) \quad (1\text{st-order prediction}) \quad (6.2)$$

式(6.1)は従来のASDアルゴリズムを、式(6.2)は一次のPASDアルゴリズムを表わす。もちろん、 R_1 、 R_2 以外でさらに測定データが得られれば、より高次の予測も可能である。

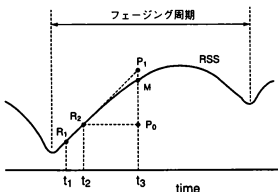


図 6.1 受信包絡線信号の線形予測

6.2.2 受信機構成とアルゴリズム

アンテナ選択ダイバーシチ受信機の構成を図 6.2 に示す。受信信号は図示したように、 N スロット/フレームで時分割多重 (Time Division Multiplexing : TDM) され、自局向けの信号がスロット 2 に割り当てられている場合を考える。受信機は自局向けスロット 2 を受信する前に、アンテナ 1 とアンテナ 2 を切り替え、それぞれの受信レベルを測定する。受信包絡線レベル情報は IF 増幅器の RSSI (Received Signal Strength Indicator) 出力から得ることができる。この RSSI 出力を A-D 変換器でデジタル信号に変換することで処理を容易にする。従来の ASD アルゴリズムでは各アンテナに対して受信包絡線レベルをそれぞれ 1 回測定し、レベルの高い方のアンテナを選択していた。

PASD では、各アンテナに対して受信包絡線レベルを適当な間隔で 2 回測定し、この測定値から自局向けスロットでの平均的な受信レベルを予測する。この手順を図 6.3 に示す。ここでは 3 チャンネルの TDM 信号の受信を考え、アンテナ 1 とアンテナ 2 に対する受信レベルはレイリー変動にしたがって、図の (b) のように変化している。アンテナスイッチは当初、同図 (d) のようにアンテナ 1 を受信機に接続し、アンテナ 1 による受信レベル R_{11} を時刻 t_1 に測定する。次にスイッチをアンテナ 2 に切り替え、時刻

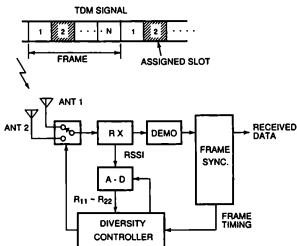
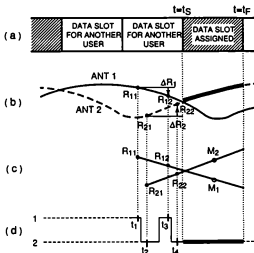


図 6.2 アンテナ選択ダイバーシチ受信機の構成



- (a) TDM frame format.
 (b) Received signal power.
 (c) Prediction of receiving power.
 (d) Antenna switch position.

図 6.3 PASDにおける受信レベルの予測

t_2 にアンテナ 2 による受信レベル R_{21} を測定する。適当な時間の後、再びスイッチをアンテナ 1 に切り替え、アンテナ 1 による受信レベル R_{12} を時刻 t_3 に測定する。さらにスイッチをアンテナ 2 に切り替え、アンテナ 2 による 2 回目の受信レベル R_{22} を時刻 t_4 に測定し、測定を完了する。

以上の測定結果 $R_{11} \sim R_{22}$ を用いて図の(c)に示すように、自局向けスロット 2 における平均的な受信レベル M_1 、 M_2 を次式で予測できる。

$$M_i = R_{i2} + \frac{R_{i2} - R_{i1}}{t_{i+2} - t_i} \left((t_s + t_f) / 2 - t_{i+1} \right) \quad (i=1,2) \quad (6.3)$$

上式において、 t_s 、 t_f はそれぞれ自局向けスロット 2 の開始/終了時刻である。 M_1 、 M_2 を比較することにより、いずれのアンテナを選択すべきかが決定される。以上のアルゴリズムをまとめて図 6.4 に示す。

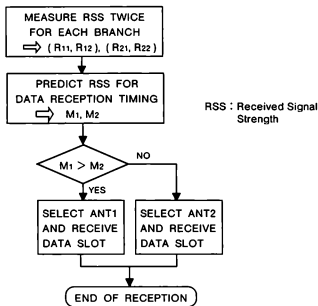


図 6.4 受信レベル線形予測アルゴリズム

一般に、アンテナ選択ダイバーシチにおけるダイバーシチ利得は、TDMAスロット長 T_{SL} の逆数で正規化した最大ドップラー周波数、 $f_D \cdot T_{SL}$ に依存し、この値が大きくなるにつれて減少する。この理由は、 $f_D \cdot T_{SL}$ が大きくなるとフェージング周期が短くなり、TDMAスロット周期で決定される予測範囲内での受信レベル変化量が増えて予測誤差が大きくなり、誤った選択となる場合が増えるためである。従来のASDアルゴリズムではダイバーシチ利得の減少は、 $f_D \cdot T_{SL}$ が $1/16$ を超えると顕著になることが知られている¹⁶⁾。

PASDでは、線形予測を用いることにより、従来のASDに比べて予測誤差を小さくできる。図 6.3 を例にとって説明すると、アンテナ 1 による受信レベルは減少しつつあり、 M_1 は R_{12} よりも低い値として予測される。また、アンテナ 2 による受信レベルは増加しつつあり、 M_2 は R_{22} よりも高い値として予測される。この結果、アンテナ 2 が受信すべきブランチとして選択される。一方、従来のASDでは、 R_{12} と R_{22} を比較し

てアンテナ1が選択され、結果として誤った選択となる。このように、PASDでは高速レイリーフェージングにおけるダイバーシチ利得を改善することができる。

PASDの性能に影響を与える重要な設計パラメータとして、受信レベル観測時間がある。一次のPASDにおける受信レベル観測時間は、図6.3における時間間隔($t_3 - t_1$)である。受信レベルを正確に予測するためには、この時間間隔がフェージング周期に対して十分短くなければならない。もし十分短くない場合、予測誤差が発生する。一方、この時間間隔を短くすると、低CNR時において熱雑音による包絡線変動(ライス分布)の影響による予測誤差が大きくなる。したがって、この2つの要因からなる予測誤差を最小化するには、時間間隔の最適化が必要である。熱雑音による包絡線変動はRSSI雑音帯域幅に依存し、システムによって異なるので、この最適化は通信システムごとになされるべきである。

6.3 特性

6.3.1 測定系

予測次数1の2ブランチPASD受信機の性能を実験およびシミュレーションで確認した。実験系の構成を図6.5に示す。変調/復調方式はロールオフ $\pi/4$ シフトQPSK/デジタルACT(Adaptive Carrier Tracking)復調とした¹⁷⁾。伝送速度及びレイズドコサインロールオフファクタはそれぞれ、33.6 kbps および0.5である。送

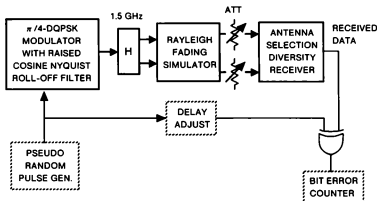


図 6.5 実験系の構成

信信号はフレーム周期 20 ms の 3 チャネル TDMA 構成である。スロット長は 6.7 ms で各スロットには 224 ビットの信号が含まれる。移動伝搬路はレイリーフェージングシミュレータで模擬されている。

受信機はダブルスーパーヘテロダインで IF 周波数は 90 MHz および 45.5 kHz である。第二 IF 信号は近似ルートナイキスト特性を有するセラミックフィルタ⁴⁹⁾で帯域制限を受けた後、リミッタ増幅器で増幅され、同時に RSSI 信号を得る。RSSI 信号をデジタル処理するため、8 ビットの A-D 変換器を使用した。受信レベルの観測間隔 ($t_3 - t_1$) は実験において最もダイバーシチ利得が大きくなるように決定し、2 ms とした。ダイバーシチ制御回路は論理回路とプログラマブル ROM (Read Only Memory) で構成した。プログラマブル ROM には式(6.3)によって予測されたブランチ選択結果が格納され、アドレスに入力された各ブランチの RSSI 値に対応した選択結果を出力する。これによって、予測および選択に要する時間を著しく短縮し、実時間動作を容易にすると共に、回路を簡単にしている。また、この方法のもうひとつの利点は、プログラマブル ROM の交換により、1 台の受信回路で PASD および従来の ASD アルゴリズムによるダイバーシチ受信回路の両方を実現でき、2 つのアルゴリズムの正確な比較が可能となることである。

6.3.2 ダイバーシチ特性

最大ドップラー周波数 40 Hz のレイリーフェージング環境下における、熱雑音 (AWGN) に対する平均ビット誤り率 (BER) 特性をまず評価した。図 6.6 に同一受信機による PASD、従来のアルゴリズム、およびダイバーシチ無しのそれぞれの場合の BER 測定結果を示す。PASD では従来の ASD と比べて BER が全ての E_b/N_0 領域で改善されている。ダイバーシチ利得の定義を 1% の BER を得るための所要 E_b/N_0 の差とすると、この場合のダイバーシチ利得は 4.3 dB となる。この値は従来の ASD と比べて 1.3 dB 高い値である。また E_b/N_0 が高い領域でのフロア誤り率も改善されている。

熱雑音に対するダイバーシチ利得測定結果の最大ドップラー周波数依存性を図 6.7 に示す。まず最大ドップラー周波数が低い場合、予測範囲での受信レベル変化量は無視できる程度に小さいので、PASD および従来の ASD によるダイバーシチ利得は検波後選択ダイバーシチの利得と同様に 5 dB 以上の高い値となる。最大ドップラー周波数が高くなると、PASD および従来の ASD によるダイバーシチ利得は減少し、ダイバー

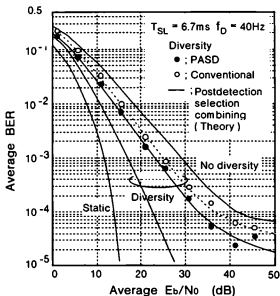


図 6.6 熱雑音に対する平均ビット誤り率特性

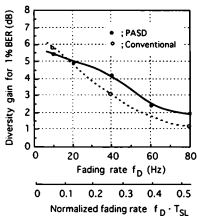


図 6.7 ダイバーシチ利得の最大ドップラー周波数依存性 (測定結果)

シチ利得が4 dBとなる最大ドップラー周波数はそれぞれPASDで4.2 Hz、ASDで3.0 Hzである。したがって、許容できる最大ドップラー周波数がPASDでは約40%改善されている。

図6.7の測定結果をよく観察すると、正規化最大ドップラー周波数 $f_D \cdot T_{SL}$ が0.1以下の場合、PASDのダイバーシチ利得が従来のASDよりわずかに低い値となっている。この逆転現象の原因は、測定に用いた受信機ではCNRが低い領域でRSSIレベル検出が非直線特性となっていること、さらにはCNRが低い領域での熱雑音による包絡線変動の影響により、予測誤差が無視できなくなったものと考えられる。PASDに限らず、受信レベルを用いてブランチ判定を行うダイバーシチ受信機では、一般的に受信レベル検出の誤差がダイバーシチ利得に与える影響が大きいことが知られている^[4]。したがって受信レベル検出回路の設計時には十分な注意を払っているのではあるが、CNRが低い領域では残留熱雑音が存在するので、RSSIレベル検出特性の直線性を保つことは極めて困難である。さらに低CNR時には熱雑音による包絡線変動（ライス分布）の影響があり、これを無くすことは前節において述べたように不可能である。最大ドップラー周波数が1.0 Hz以下の場合、ダイバーシチ利得が高く、受信機は極めて低いCNRの領域で動作しなければならない。このような状態において、上述したPASDに対する予測誤差の影響が大きいものと想像される。

このようなRSSIレベル検出の不完全性等の影響を取り除き、PASDの真の性能を明らかにするため、計算機シミュレーションによる特性評価を行った。互いに独立なレイリー分布をする2系列の受信信号包絡線を計算機上で発生させた。ただし、実際の実験と異なり、包絡線に対する熱雑音の影響は無視し、RSSI特性は理想的な直線特性とした。シミュレーションにおいてアンテナ選択ダイバーシチ受信機の平均BER P_e は以下の式で計算される。

$$P_e = \int_0^\infty \rho_r(R) p_R(R) dR \quad (6.4)$$

ここで $p_r(R)$ は受信電力 R に対する差動QPSKの誤り率であり、 $p_R(R)$ はダイバーシチ選択後の受信電力 R の確立密度関数 (pdf) である。

一次のPASDおよびASDのダイバーシチ利得のシミュレーション結果を図6.8に示す。PASDは全ての最大ドップラー周波数において、従来のASDよりも高いダイバー

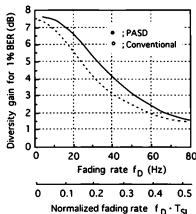


図 6.8 ダイバーシチ利得の最大ドップラー周波数依存性
(計算機シミュレーション)

シチ利得を示しており、実験結果でみられた最大ドップラー周波数が低い場合のダイバーシチ利得の逆転現象はみられない。またこの場合の最大ダイバーシチ利得は、実験結果と比較するとPASDおよびASD共に大きく、7 dB 以上を示している。この値は検波後選択ダイバーシチ受信において得られるダイバーシチ利得に一致する⁽¹⁰⁾。一方、最大ドップラー周波数が高い40 Hz 以上ではシミュレーション結果は実験結果にほぼ一致している。以上から、実験結果におけるPASDダイバーシチ利得の逆転現象は、RSSIレベル検出の不完全性等の影響が大きいと考えられ、PASDが本来有する特質ではないことがわかる。

同一チャネル干渉 (CCI) に対するダイバーシチ効果は、セルラー方式における周波数繰り返し設計に大きな影響を与え、システム容量を決定する重要な項目である⁽¹¹⁾。最大ドップラー周波数40 Hz のレイリーフェージング環境下において、PASDを用いた場合のCCIに対する平均BER特性測定結果を図 6.9 に示す。PASDはASDに比べてBER特性をより改善している。この場合のダイバーシチ利得を、1%のBERを得るための所要CIRの差と定義し、最大ドップラー周波数に対するダイバーシチ利得を実験及びシミュレーションにより求めた結果を図 6.10 に示す。実験及びシミュレー

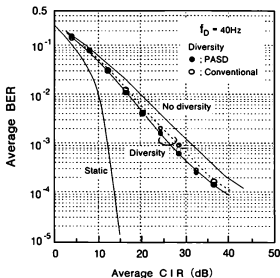


図 6.9 同一チャネル干渉に対する平均ビット誤り率特性

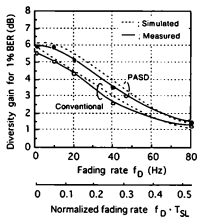


図 6.10 同一チャネル干渉に対するダイバーシチ利得の最大ドップラー周波数依存性

ションのそれぞれにおいて、PASDは全ての最大ドップラー周波数でASDより高いダイバーシチ利得が得られている。ダイバーシチ利得に関する実験及びシミュレーション結果はよく一致しており、その差は0.5 dB以内である。最大ドップラー周波数10～40 HzにおいてPASDによるダイバーシチ利得の改善は1 dBであり、ダイバーシチ利得が4 dBとなる最大ドップラー周波数は実験／シミュレーションにおいてそれぞれ、PASDで33/39 Hz、ASDで24/27 Hzである。したがってCCIに対しても、許容できる最大ドップラー周波数がPASDでは約40%改善されることがわかる。また、熱雑音に対する実験結果の場合と異なり、最大ドップラー周波数が低い領域でのダイバーシチ利得の逆転現象はみられない。これは、CCIに対する測定では熱雑音が無視できるよう、十分高いCNRが保たれるので、RSSIレベル検出の不完全性等の影響が無いためである。結論として、PASDは同一チャネル干渉に対しても効果的であり、システムの耐力を高め周波数利用効率の向上を可能にすることが明らかになった。

6.4 むすび

TDMA移動通信に用いるアンテナ選択ダイバーシチ受信法の高速フェージング時のダイバーシチ利得を改善するため、受信レベル線形予測を用いたアンテナ選択ダイバーシチ受信法（PASD）を提案した。PASDを差動 $\pi/4$ シフトQPSKに用いた場合の伝送特性を実験及びシミュレーションにより評価した。フレーム周期20 msの3ch TDMAシステムでのAWGN及びCCIに対するダイバーシチ利得は、最大ドップラー周波数40 Hzにおいて従来アルゴリズムに比べて1.3～1 dB大きい。また4 dBのダイバーシチ利得が得られる許容最大ドップラー周波数は約40%改善された。

最大ドップラー周波数が低い場合、シミュレーションではPASDはAWGN及びCCIに対して共に高いダイバーシチ利得を示した。しかしながら、実験においてはAWGNに対してシミュレーションで得られた利得を得ることができなかった。この原因として、RSSIレベル検出特性の不完全等の影響がある。線形予測の範囲と測定時間の関係、熱雑音による包絡線変動の影響などについて今後さらに詳細な検討が必要と考えられる。

結論として、PASDはアンテナ選択ダイバーシチの適応範囲を、屋内および歩行時

（低速フェージング環境）から、屋外および高速移動時（高速フェージング環境）にまで広げることが可能にした。またPASDはCCI耐力を改善し、TDMA移動通信システムにおける周波数スペクトルの有効利用を可能にする。PASDの特徴である受信回路の簡易さはデジタル携帯機の小型軽量化、低消費電力化、経済化に大きく寄与できる。

- (1) H. Suzuki and K. Hirade, "System Considerations of M-ary PSK Land Mobile Radio for Efficient Spectrum Utilization," IECE Trans., vol. E65, no. 3, pp. 159-165 (March 1982).
- (2) T. Miki and M. Hata, "Performance of 16 kbit/s GMSK Transmission with Postdetection Selection Diversity in Land Mobile Radio," IEEE J. Select. Areas Commun., vol. SAC-2, no.4, pp. 512-517 (July 1984).
- (3) M. Kuramoto and M. Shinji, "Second Generation Mobile Radio Telephone System in Japan," IEEE Communications Magazine, vol. 24, pp. 16-21 (Feb. 1986).
- (4) K. Suwa, I. Shimizu and T. Hattori, "Diversity Improvement of Voice Signal Transmission Using Postdetection Selection Combining in Land Mobile Radio," IEEE J. Select. Areas Commun., vol. SAC-2, no.4, pp. 518-527 (July 1984).
- (5) A. Afrashteh and D. Chukurov, "Performance of a Novel Selection Diversity Technique in an Experimental TDMA System for Digital Portable Radio Communications," Proc. IEEE G'COM'88, Hollywood, pp. 810-814 (Nov. 1988).
- (6) Y. Akaiwa, "Antenna Selection Diversity for Framed Digital Signal Transmission in Mobile Radio Channel," IEEE 39th VTC. Conf. Record, pp. 470-473 (1989).
- (7) Y. Yamao, S. Saito, H. Suzuki and T. Nojima, "Performance of $\pi/4$ -QPSK Transmission for Digital Mobile Radio Applications," Proc. IEEE G'COM'89, Dallas, pp. 443-473 (Nov. 1989).
- (8) S. Saito and T. Takami, "A Novel QPSK Demodulation LSI (ACT-Demod) for Digital Mobile Radio," IEEE 41st VTC Conf. Record, pp. 652-656 (May 1991).
- (9) 鷹見, 斉藤, 富里, 山尾, "QPSK移動無線通信における近似ナイキスト伝送の検討," 信学論(B), vol. J74-B-II, no. 7, pp. 405-412 (1991-7).
- (10) 大野, 安達, "QDPSK移動無線伝送における検波後選択ダイバースチ受信の効果," 信学論(B), vol. J73-B-II, no. 11, pp. 651-657 (1990-11).
- (11) N. Nakajima, M. Kuramoto, K. Kinoshita and T. Utano, "A System Design for TDMA Mobile Radios," IEEE 40th VTC Conf. Record, pp. 295-298 (May 1990).

第7章 デジタル移動通信方式用携帯機の構成法

7.1 まえがき

デジタル移動通信で用いられる携帯機を小形・低消費電力、低価格で実現するためには、既に述べたように、携帯機を構成する各回路の小形化・低消費電力化、低価格化の検討が必要であるが、それと共に方式に関する検討および携帯機の総合設計が重要である。すなわち、携帯機を小形・低消費電力、低価格で実現するため、できる限り有利な方式パラメータを選定し、さらに携帯機全体としてこれらの性能を向上させる総合設計を行う必要がある。

本章では、まずデジタル移動通信方式に用いる高効率変調方式として3種類の4相PSK方式、即ちQPSK⁽¹⁾、 $\pi/4$ シフトQPSK($\pi/4$ QPSK)⁽²⁾⁽³⁾及びオフセットQPSK(OQPSK)について、周波数利用効率と装置実現の容易さの面から比較する。

次に、携帯機無線部を構成する各回路について、これまでの章で検討した回路を含めて概説し、携帯機の全体構成を明確にする。またこの構成により、良好な信号伝送特性が得られることを確認する。さらに、携帯機全体としての消費電力設計法を示すと共に、上記構成によって従来のアナログ携帯機に比べて大幅な低消費電力化が可能なることを示す。

7.2 4相PSK方式の比較

本章では伝送符号速度が50 kbps以下で800 MHz以上の無線周波数を使用した、FDMA⁽⁴⁾又は狭帯域のTDMA⁽⁵⁾方式による移動通信方式を想定する。この場合、高速レイリーフェージングによる伝送特性の劣化をいかに克服するかが重要な課題であり、周波数選択性フェージングの影響は小さい⁽⁶⁾。

表7.1は3種類の4相PSK方式を比較したものである。変調スペクトル及び占有帯域幅については、理想的な線形増幅器を用いた場合には3方式とも同一であり、ロールオフ率0.5以下のレイズド・コサイン特性を有するナイキストフィルタで帯域制限すれば、1.5 bit/s/Hzの伝送効率が得られる。また熱雑音及び干渉波に対する誤り率については、フェージング無し或いは準静的なフェージング状態で理想的に同期検波が行われた場合を想定すると、理論的に同一の特性が得られる。以上の結果から、

表 7.1 4 相PSK変調方式の比較

	理論特性		検波方式の適合性		装置実現の容易さ		
	変調スペクトル／占有帯域	理想同期検波による誤り特性	従来の同期検波	遅延検波／適応同期検波等	変調器	線形電力増幅器	
						$a=0.5$	$a \leq 0.3$
QPSK	同一	同一	Δ 高速フェージング特性が劣る	\odot	\odot (2 値アイ)	\bigcirc 非線形によるスペクトルの広がりやや強	
$\pi/4$ QPSK					\bigcirc (4 値アイ)	\odot	\bigcirc
OQPSK				\times	\odot (2 値アイ)	\odot	

QPSK, $\pi/4$ QPSK及びOQPSKは基本的には同一の周波数利用効率を有していると言える。

しかしながら、現実の移動伝搬路における誤り率特性は検波方式に大きく左右される。高速レイリーフェージング伝搬路での従来の同期検波による誤り率特性はランダムFM雑音により大きな劣化を生ずる。搬送波再生ループ（コストスループ等）の帯域を広げることにより、このランダムFMによる誤りはある程度軽減できるが、熱雑音及び干渉雑音に対する誤り率特性は逆に悪くなる。したがって、従来の同期検波により高速レイリーフェージング下で優れた周波数利用効率を獲得することはかなり困難と考えられる。

一方、QPSK及び $\pi/4$ QPSKでは遅延検波又はこれと等価な復調方式、例えば適応同期検波¹⁾、積分検出を行う周波数検波¹²⁾等が可能である。フェージングが無い場合の遅延検波の誤り率特性は差動符号化された同期検波の誤り率に比べてやや劣る。しかしながらその差は誤り率 10^{-2} を得るための所要 E_b/N_0 にして1 dB以下であり、そう大きな差ではない。むしろ遅延検波等の方式では高速レイリーフェージング下でも良好な誤り率特性が得られるので、結果的には従来の同期検波に比べて優るとも劣らない周波数利用効率を得ることができる。

さて、次の判断項目として、ハードウェア実現の容易さが挙げられる。小形で経済的な携帯電話機を実現するためには、回路ができる限り簡易で量産に適していることが望まれる。

変調器に関しては、QPSK及びOQPSKの同相及び直交ベースバンド波形は2値のアイバタンを有するが、 $\pi/4$ QPSKでは4値（又は5値）のアイバタンとなる。したがって $\pi/4$ QPSKのベースバンド波形生成部は若干複雑となり、多少高い精度を要求される。

電力増幅器について言えば、増幅器の持つ非線形性によって生ずる帯域外スペクトルの違いが重要である。QPSKの場合及び $\pi/4$ QPSKでロールオフ率が0.3以下の場合には、変調信号の空間軌跡が原点近くを通過する。この時変調波の振幅と位相は急激に変化する。このため電力増幅器がAM/AM変換特性、又はAM/PM変換特性を有すると、変調ベースバンド波形の周波数成分に比べてより高次の周波数領域の歪みが発生する。したがって、QPSK或いはロールオフ率0.3以下の $\pi/4$ QPSKでは、この点を充分考慮した線形電力増幅器の設計を行う必要がある。

電力増幅器に関連するもう一つの比較項目はピークファクタである。図7.1は3方式におけるロールオフ率 α とピークファクタの関係を示したものである。QPSKは $\pi/4$ QPSK及びOQPSKに比べてやや高いピークファクタ（ $\alpha = 0.5$ において約0.7 dB

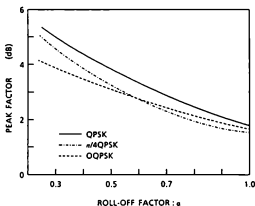


図7.1 変調方式によるピークファクタの違い

程度)を有している。なお、ロールオフ率については3方式とも α が小さい程、急激にピークファクタが大きくなる。したがって電力増幅器の効率の面からは小さなロールオフ率は得策ではない。送信電力一定の条件下でのロールオフ率と、ロールオフの送受信配分については、文献(8)に詳しい検討がなされている。

以上の検討結果から、想定したデジタル移動通信方式にはQPSK又は $\pi/4$ QPSK方式が適していると言える。特に、ロールオフ率 >0.3 の $\pi/4$ QPSK方式は電力増幅器の実現の容易さにおいて利点があると考えられる。

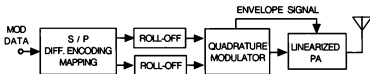
7.3 携帯機の構成法

デジタル携帯機は1.2節、図1.3の基本構成からなる。以下では、各部について適用可能な回路構成を検討する。

7.3.1 送信部

デジタル移動通信方式に適合する4相PSK送信部の構成を図7.2に示す。

送信部において、変調信号(データ)はグレイ符号化及び差動符号化されて変調方式に対応したマッピングが施され、次にレイズド・コサイン特性のナイキスト・ロールオフフィルタでスペクトル整形される。ロールオフフィルタは、応答波形データを格納したROMとD-A変換器で構成できる¹⁹⁾。 $\pi/4$ QPSKの場合、3.4.2節の図3.7に示したように、I/Qそれぞれ4値のアイパタンとなる。このためロールオフフィルタへの入力も4値となり、応答波形のデータ量が増大するが、4値のアイパタンを



S/P : シリアル/パラレル変換器 (グレイ符号化)

Roll-off : ロールオフフィルタ

Linearized PA : 線形電力増幅器

図7.2 4相PSK送信部の構成

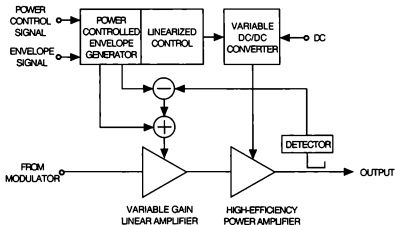


図 7.3 LSA-BCの構成

2組の2値アイボタンに分離し、2回にわけてROMから読み出した後で重み付けして再合成すれば、ROMのメモリ量増大を抑えることができる。ロールオフフィルタから出力された同相及び直交ベースバンド波形は直交変調器へ入力され、ベースバンド波形を複素包絡線成分とする変調波が得られる。

変調波は次に線形化された高効率電力増幅器で送信出力まで増幅される。高効率の線形電力増幅器を実現するために様々な構成法が考えられてきたが⁽¹⁰⁾、いずれも携帯電話機へ適用するには回路が複雑すぎるきらいがあった。ドレイン電圧制御による線形飽和増幅器 (DVC)⁽¹¹⁾は高効率の線形増幅器を実現するための最も簡単でかつ有効な方法である。携帯機では、送信出力制御 (0～20 dB)が必要であり、TDMA方式ではさらにバースト送信動作が必要である。このため、DVCを発展させた双方向フィード制御線形飽和増幅器 (LSA-BC)⁽¹²⁾が考案されている。図7.3にLSA-BCの構成を示す。デジタル処理によりロールオフ I/Q 信号と LSA-BC を制御する基準となる包絡線信号を一括して発生することにより、回路の無調整化とLSI化を実現できる。

7.3.2 受信部

図 7.4 に受信部の構成を示す。

7.3.2.1 アンテナ選択ダイバーシチ

前章で検討した、受信レベル線形予測を用いたアンテナ選択ダイバーシチ (PASD) は、低速フェージング下における伝送特性の改善に極めて有効である。前章で明らかにしたように、PASDにより、所要 E_b/N_0 、所要CIRは最大ドップラー周波数 20 Hz以下において 5 dB以上低減でき、所要受信電力の低減によるサービスエリアの確保、同一周波数繰返し距離の短縮による周波数の有効利用が可能になる。なお、最大ドップラー周波数が 20 Hz以上になると、ダイバーシチ利得は低下するが、ビットインタリーブ (PDC方式では 2 フレーム、40 ms) による誤り訂正能力が向上するので所要 BERが緩和され、総合品質は保たれる。すなわち、アンテナ選択ダイバーシチとビットインタリーブはお互いに弱点を補完して総合特性を向上している。

7.3.2.2 リミッタIF増幅器の適用

QPSK及び $\pi/4$ QPSKは識別タイミングの瞬間のみを考えると振幅は一定である。したがって受信機ではIFバンドパスフィルタ (IF-BPF) 通過後、リミッタIF増幅器を使用することが可能である。これにより、従来のアナログFM受信機と同様の簡易かつ消費電力の小さな回路構成で、移動通信受信機に要求される広いダイナミックレンジ (80 dB以上) をカバーすることができ、小形・低消費電力化に適した構成とすることが可能である。

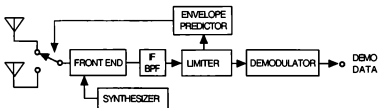


図 7.4 4 相 PSK 受信部の構成

7.3.2.3 復調器

差動符号化されたQPSK及び $\pi/4$ QPSK信号の復調器として、遅延検波器び適応同期検波器について検討した。

遅延検波器は引込みに要する時間が短く、遅延線をシフトレジスタ等で構成すればIC化も容易である。しかしながら、シフトレジスタ等による遅延線は検波器へ入力される搬送波周波数の20倍程度のクロック周波数で動作するため、携帯機にとっては無視できない電力を消費する。さらに搬送波周波数ドリフトに対する復調特性の劣化を抑えつつ高速引込みを達成するためには、複雑で高度な自動周波数調整回路(AFC)を必要とする。このため、遅延検波器はどちらかといえば、各移動局からの信号をバースト受信する基地局装置に適していると考えられる。

一方、適応同期検波器(Adaptive Carrier Tracking demodulator: ACT)⁽¹³⁾はデジタル回路を用いた直交同期検波器をベースとしており、遅延線を含まず、比較的低速で動作するデジタル回路で実現できるので、僅かな消費電力で動作し、IC化が容易である。また通常の同期検波器と同様、AFC機能を内蔵しているので周波数ドリフトに対しても劣化が少ない。したがって移動機・携帯機に適した復調器であると言える。

7.3.3 シンセサイザ部

デジタル移動通信方式では、基地局の小ゾーン化に対応して、移動局補助形チャネル切替え方式(Mobile Assisted Hand-off)を採用している。このため携帯機では、自局が使用していない空スロット時間に隣接基地局周波数をスキャンしてレベル測定を行うことが要求され、周波数切替え時間2ms以下の高速周波数シンセサイザが必要である。この値を実現する低消費電力シンセサイザとしては、デジタル・ループブリセット形周波数シンセサイザ(DLPS)⁽¹⁴⁾等が検討されている。

7.4 伝送特性

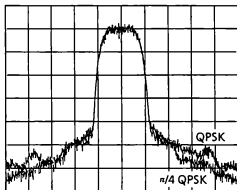
図7.2および図7.4に示した伝送系を実験室で構成し、QPSK及び $\pi/4$ QPSK伝送特性を測定した。ただし、復調器の基本特性を把握するため、受信機でのダイバーシチは、検波後選択ダイバーシチ⁽¹⁶⁾とした。ダイバーシチにPASDを用いた場合の伝送

特性については、既に第6章に述べている。伝送符号速度 $f_b (= 1/T)$ は 16 kbps を中心にして測定を行ったが、さまざまな符号速度のシステムの設計に用いられるよう、測定結果は正規化した形で表した。変調器のロールオフ率は $\alpha = 0.5$ とした。無線周波数は 1.5 GHz である。移動伝搬路はレイリーフェージングシミュレータで模擬した。

受信機では入力信号を 455 kHz の IF 周波数に変換し、正規化帯域幅 $B \cdot 6\text{dB} \cdot T = 0.75$ 程度の振幅平坦形セラミックフィルタでろ波した後、リミッタ増幅器で増幅し、復調器へ入力する。QPSK と $\pi/4$ QPSK 信号は回路パラメータの若干の変更により、同一の遅延検波器又は適応同期検波器を用いて復調できるので、この2つの変調方式に対する伝送特性の測定は同一の受信機、同一の復調器を用いて行った。

7.4.1 送信スペクトル

QPSK 及び $\pi/4$ QPSK 信号に対する送信スペクトルの測定結果を図 7.5 に示す。実験では、ドレイン効率約 60% の F 級 GaAs FET 電力増幅器を用いてドレイン電圧制御により線形化を行った。3 次の混変調により生じた歪 1 M_3 (変調スペクトルのすぐ



Center frequency 1.5GHz
H: 5 kHz/div. V: 10 dB/div.

図 7.5 送信スペクトル

外側に発生)は、QPSK及び $\pi/4$ QPSK信号のいずれの場合も変調信号スペクトルより45～50dB程度低いレベルに抑えられており、実用上問題のない値である。ただし、より高次のIMによる歪スペクトルについてみると、 $\pi/4$ QPSKの方が2～5dBレベルが低くなっている。

7.4.2 誤り率特性

QPSK及び $\pi/4$ QPSK信号に対する適応同期検波器の誤り率特性(静特性及びフェージング特性)を図7.6に示す。規格化フェージング周波数 $f_D T$ は0.005に設定した。10kbps～16kbpsのFDMA伝送路を想定すると、この値は最大ドップラー周波数にして50～80Hzとなり、無線周波数1.5GHzで移動速度40～60km/hの場合に相当する。また40kbps程度の狭帯域TDMA伝送路の場合には、 $f_D T=0.005$ は最大ドップラー周波数にして200Hzに相当し、かなり厳しい条件であると言える。

測定結果からわかるように、QPSKと $\pi/4$ QPSKの特性はほとんど差がない。静特性は差動符号化されたQPSKの理論限界に対して、 10^{-2} 点で約2dB感度が悪くなっている。これはIF-BPFの群遅延歪等により、これ以上BPFを狭帯域化すると、却って感度が悪化してしまうための限界によるものである。フェージング特性については、 10^{-2} を得るための所要 E_b/N_0 はダイバーシチ受信時で約12dBであり、ダイバーシチ利得は約7dB得られている。遅延検波器に対しても同一の測定を行ったが、誤り率特性はほぼ同一であった。

図7.7はIF-BPFの帯域幅 $B_{-6dB} \cdot T$ を変えた場合に、誤り率 10^{-2} を得るための所要 E_b/N_0 、所要CIR、及び隣接チャネル所要D/Uがどう変化するかを実測したものである。変調方式は $\pi/4$ QPSK、復調器は適応同期検波器を用いた。所要 E_b/N_0 は $B_{-6dB} \cdot T=0.75$ 付近で最小値をとっている。文献(3)の計算機シミュレーション結果によれば、群遅延歪無しの場合 $B \cdot T=0.6 \sim 0.65$ 付近で最小値をとっており、BPFの歪の影響が除去できれば、 $B \cdot T=0.6 \sim 0.65$ まで狭帯域化することが可能と考えられる。所要CIRにおいてもBPFの歪の影響がみられ、 $B_{-6dB} \cdot T$ を小さくするにつれて所要CIRが増加する。レイリーフェージング下で2ブランチ選択ダイバーシチ受信した場合のQPSK遅延検波の所要CIR理論値は12.5dB⁽¹⁵⁾であるが、実験では $B_{-6dB} \cdot T=1.25$ 以上で理論値と同一値が得られた。

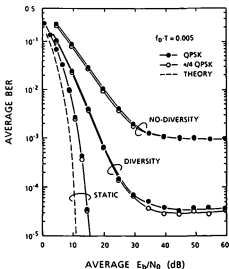


図 7.6 適応同期検波器誤り率特性

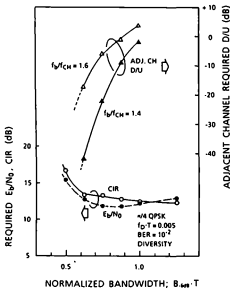


図 7.7 所要 E_b/N_0 、所要CIR、隣接チャネル所要D/UとIF-BPF帯域幅の関係

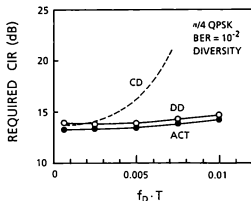


図 7.8 所要CIRと規格化フェージング周波数の関係

一方、隣接チャネル所要D/Uについては、 $B_{-6\text{dB}} \cdot T$ が小さい程、小さくなる。したがって、隣接チャネル所要D/Uを小さくする条件と、所要CIRを小さくする条件は異なり、システムを設計するにあたってチャネル間隔 f_{ch} 、符号速度 f_b に対し、適当な $B_{-6\text{dB}} \cdot T$ を見出す必要がある。一例として、 $B_{-6\text{dB}} \cdot T = 0.75$ とした場合、 $f_b/f_{ch} = 1.4$ の条件下で隣接チャネル所要D/U: -2.3 dB 、所要CIR: 13.4 dB が得られる。この値は7ゾーン/3セクタ又は4ゾーン/6セクタ繰り返しのゾーン構成を可能とする。¹⁵⁾

所要CIRに対する規格化フェージング周波数の影響を図7.8に示す。図には復調器として、遅延検波器 (DD)、適応同期検波器 (ACT) について実線で示した外、コストスループ搬送波再生回路を有する従来の同期検波器 (CD) の測定値も破線で示した。適応同期検波器及び遅延検波器を用いた時の所要CIRは $f_D T = 0.005$ でいずれも 14 dB 以下であり、 $f_D T = 0.01$ 程度まで大きな劣化は無い。また $\pi/4\text{ QPSK}$ とQPSKとではほとんど差は見られなかった。

7.4.3 IF-BPFによる歪の対策

前節の誤り率特性の解析から、受信機のIF-BPFによる歪によって性能が制限されていることが明らかになった。この対策としては、受信機のIF-BPFに群遅延歪の少ないものを用いる必要がある。このフィルタは受信機の広いダイナミックレンジ（80 dB以上）をカバーし、かつ損失の少ないことが要求されるので、選択の範囲が狭く、通常はクリスタルフィルタ又はセラミックフィルタが使用される。この場合、群遅延特性と振幅平坦特性の両立が困難である。

これを解決するため、ナイキスト・ロールオフフィルタ特性を送／受で各50%づつに配分し、IF-BPFの振幅平坦特性に対する要求を緩和するフィルタ構成法（近似ナイキスト伝送）が有効である¹¹⁸⁾。本構成法によれば、所要 E_b/N_0 、所要CIRを約1 dB改善しつつ、良好な隣接チャネル選択度を確保できる。

7.5 消費電力設計

7.5.1 デジタル携帯機の電力設計

図7.9に、デジタル携帯機の消費電力設計チャートを示す。PDC方式の規格から設計パラメータが決定され、これを満足する各回路の消費電流の見積りを行う。見積りした電流を、通話時と待受時の2つのモードにおける平均消費電流として集計する。所要電池容量は、2つのモードの平均消費電流に、それぞれ通話時間および待受時間を掛けることによって求められる。所要電池容量は、採用する電池（通常は二次電池）の大きさと重量を決定するので、小形軽量の携帯機を実現するには、所要電池容量、さらには平均消費電流が小さいことが重要である。

図中には、例として平成3年頃に予測した値が記入されている。各部の電流値は、7.3節で取り上げた回路の見積り値のほか、これ以外の回路については、当時の技術レベルでの見積り値が記されている。また、当時はハーフレート方式が具体化していなかったため、フルレート（3ch TDMA）方式での見積りである。この例では、通話時間1時間と待受時間30時間を達成するのに必要な電池容量は500mAh（6V）程度であり、小形のガム形Ni-Cd電池で動作可能なことが推定できる。

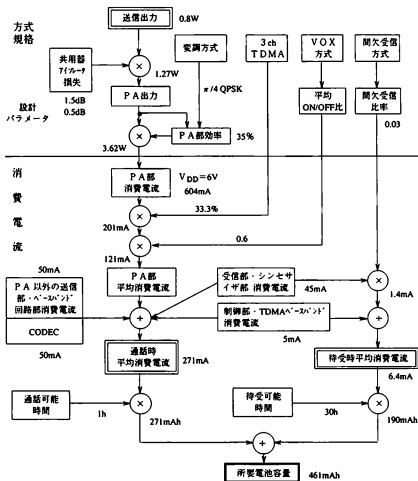


図 7.9 デジタル携帯機の消費電力設計

7.5.2 アナログ携帯機との比較

前節での見取りによるデジタル携帯機の消費電力を、従来のアナログ方式（大容量移動通信方式⁽¹⁷⁾）による携帯機と比較した結果を以下に示す。比較に用いた平成3年当時の両者の諸元を表7.2に示す。

図7.10は待受時の消費電力を比較したものである。連続受信時のデジタル携帯機の消費電力はアナログ携帯機と比べて、受信部（RX）は少なく、シンセサイザ部（SYNTH）が多少大きい。受信部は検波後選択ダイバースチ（アナログ）からアンテナ選択ダイバースチ（デジタル）となり、受信機1系統が省略できた効果が大きい。一方、デジタル携帯機用シンセサイザには高速切替え（従来70ms → 2ms以下）が要求され、構成が複雑化するため消費電力が増加する。合計すると、デジタル携帯機とアナログ携帯機の連続受信時消費電力は同等である。しかしながら、PDC方式では間欠受信比率が大幅に改善されているので、制御部など常時ONの部分を考えても、平均した待受時消費電力はアナログに比べて半分以上に低減される。

次に通話時の消費電力を比較した結果を図7.11に示す。アナログ携帯機の場合、送信部（TX）の消費電力の全体に占める割合が大きい。これに対し、デジタル携帯機では、電力増幅器に線形性が要求されるため効率が多少低下するが、TDMA方式に

表7.2 携帯機の主要諸元

		アナログ携帯機	デジタル携帯機
方式名		大容量移動通信方式	PDC
アクセス方式		FDMA	TDMA (3 ch)
送受信周波数		900/800MHz帯	900/800MHz帯
送信出力		0.6 W	0.8 W
変調方式		アナログFM	$\pi/4$ QPSK
VOX		無し	有り
ダイバースチ受信		検波後選択	アンテナ選択 (PASD)
消費 電流 (mA)	待受時（間欠受信）	25.5	6.4
	通話時（VOX無し）	48.5	35.1
	通話時（VOX有り）	—	27.1

注）消費電流は平成3年当時の代表的な値を示す。

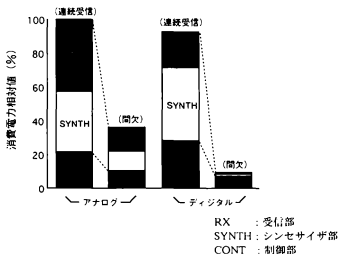


図 7.1.0 待受時消費電力

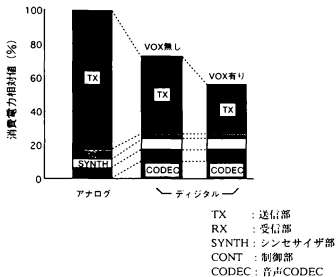


図 7.1.1 通話時消費電力

より送信時間比率が1/3（フルレート方式）となり、平均消費電力を大幅に削減できる。また、VOX（Voice Operated Transmission）の採用により、さらに平均消費電力を削減できる。この結果、デジタル携帯機ではCODECの消費電力を加えても、アナログ携帯機に比べて通話時消費電力を減らすことができる。

総括すると、デジタル携帯機はアナログ携帯機に対して高度な機能が要求され、消費電力が多少増加する要因があるが、間欠受信比率の向上、TDMA、VOXなど方式上の工夫で上記の要因をカバーしつつ、さらに低消費電力動作を可能としている。なお、PDC方式では平成7年にハーフレート（6 ch TDMA）方式¹⁸⁾が導入され、通話時消費電力がさらに低減されている。

7.6 デジタル携帯機の実現例

図7.12に、平成5年3月、PDC方式のサービス開始時に商用化されたデジタル携帯機の製品例を示す。大きさは最小の機種で約150cc、220gであり、連続通話

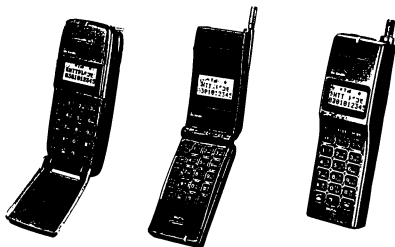


図7.12 デジタル携帯機の実現例（平成5年3月）

時間 1 時間、待受時間 3 0 時間を達成している。当時のアナログ大容量方式携帯機と比べて大きさはほぼ同じであるが、通話時間は約 3 割、待受時間は 2 倍以上伸びており、使い勝手を大幅に向上した。これ以降も小形化、低消費電力化の努力が継続され、平成 1 0 年 1 月現在の製品では、体積／重量は 7 8 cc／7 9 g、ハーフレート動作での通話時間 1 1 5 分、待受時間 2 2 0 時間が実現されている。

7.7 むすび

小形・低消費電力のデジタル携帯機を低価格で実現するため、方式面と携帯機の構成法から検討を行い、さらに携帯機全体としての総合設計を行った。

まず変調方式として 3 種類の 4 相 PSK 方式について、周波数利用効率と装置実現の容易さの面から比較した。このうち、QPSK および $\pi/4$ QPSK 方式は遅延検波又はこれと等価な復調方式が可能であることから、高速フェージング環境下での使用を前提とした移動通信システムに適している。とりわけ、 $\pi/4$ QPSK は高効率線形増幅器の実現の面でやや利点があると考えられる。

次に、携帯電話機への適用を考慮して送信系の高効率化、受信系の低消費電力化、回路のデジタル化を図った伝送系を構成し、携帯機の全体構成を明確にした。またこの構成により、良好な 4 相 PSK 信号伝送特性が得られることを確認した。復調器としては遅延検波器及び、より低消費電力動作が実現できる適応同期検波器を用いた。

さらに、携帯機全体としての消費電力設計法を示すと共に、上記構成によって従来のアナログ携帯機に比べて大幅な低消費電力化が可能なことを示した。

- (1) 鈴木, 斉藤, “移動通信用4相PSK同期検波系の考察,” 昭61信学総全大 2337.
- (2) F. G. Jenks, P. D. Morgen and C. S. Warren, “Use of Four-Level Phase Modulation for Digital Mobile Radio,” IEEE Trans. Electromagn. Compat., vol. EMC-14, no. 4, pp. 113-128, (Nov. 1972).
- (3) Y. Akaiwa and Y. Nagata, “Highly Efficient Digital Mobile Communications with a Linear Modulation Method,” IEEE J. Select. Areas Commun., vol. SAC-5, no. 5, pp. 890-895 (June 1987).
- (4) K. Ogawa, K. Kinoshita, N. Nakajima and M. Hara, “Spectrum Efficient Channel Structure and Zone Structure for SCPC/FDMA Digital Mobile Radio System,” 3rd Nordic Seminar on Digital Mobile Communication, 10.1, (Sept. 1988).
- (5) N. Nakajima, M. Kuramoto, K. Kinoshita and T. Utano, “A System Design for TDMA Mobile Radios,” IEEE 40th VTC Conf. Record, pp. 295-298 (May 1990).
- (6) 大野, 安達, “QDPSK移動無線伝送における検波後選択ダイバーシチ受信の効果,” 信学論(B), vol. J73-B-II, no. 11, pp. 651-657 (1990-11).
- (7) S. Saito and H. Suzuki, “Fast Carrier-Tracking Coherent Detection with Dual-mode Carrier Recovery Circuit for Digital Land Mobile Radio Transmission,” IEEE J. Select. Areas Commun., vol. SAC-7, no. 1, pp. 130-139, (Jan. 1989).
- (8) 宮内, 伊藤, 伊東, “ナイキスト特性の送受配分について,” 信学論(B), vol. J77-B-II, no. 12, pp.824-827 (1994-12).
- (9) 上田, 鈴木, “ディジタル信号処理による移動通信用直交変調器の検討,” 昭62信学総全大 2229.
- (10) A. Bateman, D. M. Haines and R. J. Wilkinson, “Linear Transceiver Architectures,” IEEE 38th VTC Conf. Record, pp. 478-484, (1988).
- (11) 野島, 西木, “準マイクロ波帯ドレイン電圧制御形(DVC)増幅器,” 昭62信学総全大 2333.
- (12) K. Chiba, T. Nojima and S. Tomisato, “Linearized Saturation Amplifier with Bidirectional Control (LSA-BC) for Digital Mobile Radio,” Proc. IEEE G'COM'90, pp. 1958-1962 (Dec.1990).
- (13) S. Saito and T. Takami, “A Novel QPSK Demodulation LSI (ACT-Demod) for Digital Mobile Radio,” IEEE 41st VTC Conf. Record, pp. 652-656 (May 1991).
- (14) 垂沢, 山尾, 斉藤, “ディジタルループプリセット形高速周波数シンセサイザ,” 信

学論(B), vol. J75-B-II, no. 6, pp. 345-353 (1992-6).

- (15) H. Suzuki, "Canonic Receiver Analysis for M-ary Angle Modulations in Rayleigh Fading Environment," IEEE Trans. Veh. Technol., vol. VT-31, no.1, pp. 7-14 (Feb. 1982).
- (16) 鷹見, 齊藤, 富里, 山尾, "QPSK移動無線通信における近似ナイキスト伝送の検討," 信学論(B), vol. J74-B-II, no. 7, pp. 405-412 (1991-7).
- (17) 倉本, 渡辺, 江口, 結城, 小川, "大容量自動車電話方式," 信学誌, vol. 71, no. 10, pp. 1011-1022, (1988).
- (18) T. Satoh, Y. Ohto and A. Murase, "TDMA Half-Rate Digital Cellular System Based on PDC Standard in Japan," IEEE 45th VTC Conf. Record, pp. 301-305 (July 1995).

第8章 結 言

本論文は、小形・低消費電力かつ低価格なデジタル移動通信携帯機の実現を目的として、これに必要な送受信回路構成技術と携帯機の構成法を中心に研究成果をまとめたものである。

「いつでも」「どこでも」「だれとでも」コミュニケーションしたい、という人類の夢は、デジタル移動通信技術によって今ようやくかなえられようとしている。しかしながら、本研究を開始した当時は、アナログ自動車電話サービスがようやく開始されたばかりであり、ましてやデジタル携帯機用の回路部品は皆無であり、小形・低消費電力かつ低価格なデジタル携帯機が実現可能かどうかの見通しは全く得られていなかった。そこで、デジタル携帯機に必要な回路について、LSI化、無調整化、低消費電力化、良好な通信品質の確保といった技術的課題がクリアできる回路構成の検討を行った。またデジタル携帯機は利便性（大きさ、使用可能時間、価格等）においてアナログ携帯機を超えることを目標とし、デジタル携帯機の構成法について検討した。本研究で得られた成果を総括すると、以下のとおりである。

(1) IC化に適したダブルバランスミキサとしてD-A変換器とFETアナログスイッチとによる構成を提案し、これを使用した直交形変調器の設計法を明らかにした。まずD-A変換器の誤差によって生ずるスプリアスについて解析し、これを抑えるために必要な精度を明らかにした。また高周波回路において生ずるスプリアスについても解析し、同相、直交搬送波間の位相誤差の要求精度、スプリアス規格値と搬送波周波数上限との関係等を明らかにした。次にGaAs FETを用いた直交形変調器を製作し、解析結果を実験により確認した。さらにスプリアス規格値を -40 dBとした場合、 1 GHzまで動作することを実験回路で実証し、高精度の変調器がモノリシックIC化できる見通しを得た。

(2) 上述の設計法に基づき、この成果をさらに発展させたワンチップ低消費電力直交変調ICを 800 MHz帯および 1400 MHz帯で実現した。消費電力を著しく低減すると共に、調整箇所を無くしかつ外付部品を不要とするため、回路構成において、定位相差型 90 度合成器による全体構成の提案、アナログスイッチ型DBMの採用、電流利

用効率の高いブートストラップ型バッファ増幅器の考案を行い、低消費電力設計法を確立した。試作した 800 MHz 帯 (GaAs-IC) および 140 MHz 帯 (Si-IC) 直交変調 IC は、 $\pi/4$ シフト QPSK 変調器としてベクトル変調誤差 3 % 以下の優れた性能を有することが確認された。その消費電力はそれぞれ 65 mW および 32.5 mW であり、従来のものと比較して 1/2.7 ~ 1/8 という大幅な低消費電力化を達成した。

(3) デジタル・アナログ両方式に使用可能なコンパチブル携帯機用の変調回路として、デジタル信号処理 (DSP) を用いた直交形デジタル・アナログ共用 FM 変調器を提案し、アナログ FM 信号を DSP により発生した場合の変調特性を中心に検討した。まず標準化周波数と変調波に付随する側帯波雑音の関係を明らかにし、4.5 kHz 程度の標準化周波数で側帯波雑音を十分抑えられることを示した。また、本変調器で発生した変調波を FM 受信及び PM 受信した場合のベースバンド S/N について解析し、40 dB 以上の S/N を得るためには量子化ビット数は 6 ~ 7 ビットでよいことを示した。次に実際に変調器を作製し、解析結果を実験により確認すると共に、無調整で十分雑音を抑えた FM 変調波が得られることを実証した。

(4) アンテナ選択ダイバーシチ受信用スイッチに適した広帯域 GaAs モノリシックスイッチの設計法を確立するとともに、IC を試作して性能を実証した。まず FET の等価回路モデルに基いて FET のパラメータ等とスイッチの諸特性との関係を明らかにし、低損失かつ広帯域な特性が得られることを示した。次にイオン注入法によって SPDT スイッチ及び DPDT スイッチを試作し、特性を評価した。この結果、SPDT スイッチでは通過帯域 DC ~ 3.3 GHz、挿入損失 0.7 dB 以下 (DC ~ 2 GHz)、アイソレーション 20 dB 以上、切替時間 2 ns、無ひずみ最大入力 +20 dBm の特性が得られた。また DPDT スイッチにおいても、これに準ずる良好な特性が得られた。

(5) TDMA 移動通信に用いるダイバーシチ受信法として、受信レベル線形予測を用いたアンテナ選択ダイバーシチ受信法 (PASD) を提案した。PASD を差動 $\pi/4$ シフト QPSK に用いた場合の伝送特性を実験及びシミュレーションにより評価した。フレーム周期 2.0 ms の 3ch TDMA システムでの熱雑音及び同一チャネル干渉に対するダイバーシチ利得は、最大ドップラー周波数 40 Hz において、従来アルゴリズムに比べて

1.3～1 dB大きい。また4 dBのダイバーシチ利得が得られる許容最大ドップラー周波数は約40%改善された。これにより、PASDはアンテナ選択ダイバーシチの適応範囲を、屋内および歩行時（低速フェージング環境）から、屋外および高速移動時（高速フェージング環境）にまで広げることが可能にした。

（6）小形・低消費電力のデジタル携帯機を低価格で実現するため、方式面と携帯機の構成法から検討を行い、さらに携帯機全体としての総合設計を行った。まず変調方式として3種類の4相PSK方式について、周波数利用効率と装置実現の容易さの面から比較した。次に、携帯電話機への適用を考慮して送信系の高効率化、受信系の低消費電力化、回路のデジタル化を図った伝送系を構成し、携帯機の全体構成を明確にした。またこの構成により、良好な4相PSK信号伝送特性が得られることを確認した。さらに、携帯機全体としての消費電力設計法を示すと共に、上記構成によって従来のアナログ携帯機に比べて大幅な低消費電力化が可能であることを示した。

デジタル移動通信（PDC）方式は平成5年3月にサービス開始された。その加入者数は平成9年末時点で2000万人を超え、さらに増加が続いている。デジタル携帯機も、サービス開始当初のものから、より小形軽量、長時間使用が可能なものへと改良の努力がたゆまなく続けられており、この流れは当然続くものと思われる。本研究の内容がこのような技術改良の上で一助となれば幸いである。

今後の携帯電話に対する需要増への対処と、固定網並の通信品質、動画像伝送を始めとしたより高度なサービスの提供を目的として、第3世代移動通信方式である「IMT-2000」の研究開発が全世界的に進められている⁽¹⁾。IMT-2000では最大2Mbps程度的高速信号伝送を可能とすることが目標とされており、PDC方式とは全く異なる技術が要求される。これを実現する無線方式の候補としては、高度なTDMA方式や広帯域の符号分割多元接続方式（Code Division Multiple Access：CDMA）が提案されている⁽²⁾⁽³⁾。これらの方式に対応した携帯機の実現方法については、新たな回路技術・信号処理技術の検討が必要であり、今後の研究が期待される。

[第 8 章 参考文献]

- (1) "IMT-2000 : Standards Efforts of The ITU," IEEE Personal Communications, vol. 4, No. 4, (August 1997).
- (2) A.Baier et al., "Design Study for a CDMA-Based Third-Generation Mobile Radio System," IEEE J. Select. Areas Commun., vol. SAC-12, pp. 733-743 (May 1994).
- (3) K. Ohno, M. Sawahashi and F. Adachi, "Wideband Coherent DS-CDMA," IEEE 45th VTC Conf. Record, pp. 779-783 (July 1995).

謝 辞

本論文をまとめるにあたり、終始変わらぬ暖かい励ましと貴重な御指導を賜った京都大学工学研究科吉田進教授に心から感謝の意を表します。

また、御懇切なる御指導、御鞭撻を賜った田丸啓吉教授、酒井英昭教授に纏んで感謝の意を表します。

本研究は、著者が日本電信電話株式会社（NTT）およびNTT移動通信網株式会社（NTT DoCoMo）における研究開発業務の一環として遂行したものであり、多くの方々に御指導と御援助をいただきました。NTT DoCoMo倉本實常務取締役研究開発部長、平出賢吉取締役平出特別研究室長、奈良先端科学技術大学院大学副学長山本平一教授（元NTT無線システム研究所長）、東海大学開発工学部長進土昌明教授（元NTT横須賀電気通信研究所複合伝送研究部長）、東京理科大学関清三教授（元複合伝送研究部統括調査役）、静岡理工科大学冠昇教授（元NTT無線システム研究所移動通信装置研究室長）、東京工業大学理工学国際交流センタ鈴木博教授（元NTT DoCoMo研究開発部信号処理グループリーダー）、NTTエレクトロニクステクノロジー株式会社（NEL）取締役荻田孝之氏（元NTT光エレクトロニクス研究所光素子研究部長）には、大所高所から御指導、御援助を頂き、深く感謝致します。

また、本研究を進めるにあたり、有益な助言、討論を頂き、或いは実験の面で御協力頂いた、NTT DoCoMo 研究開発部 野島俊雄主席研究員、資材部 長尾嘉則主査、NEL齊藤茂樹技術部長、ならびに関係各位に感謝いたします。

搬送波成分のレベル算出に用いるFET等価回路（第2章）

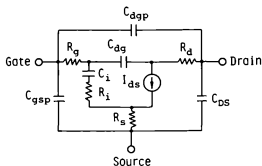
FETの等価回路として、図 A・1 (a) に示すモデルが知られている⁽¹⁾。同図の電流源 I_{ds} は、一般的に、ゲート・ソース間電圧 V_{GS} と、ドレイン・ソース間電圧 V_{DS} の関数で表される。FETをアナログスイッチとして用いた場合を考えると、ON状態のときにはFETは非飽和領域で動作するので、 I_{ds} は

$$I_{ds} \doteq V_{DS}/R_{ON}$$

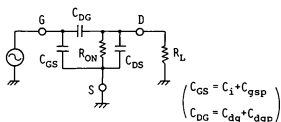
と表せる。ここで、 R_{ON} はFETスイッチのオン抵抗である。したがって電流源 I_{ds} はオン抵抗 R_{ON} で置換することができる。また、スイッチとして使用する比較的低い周波数（GaAs FETで3 GHz以下）では、 R_g 、 R_d は C_{dg} のインピーダンスに比べて十分小さいので、省略する。 R_l 、 R_s についても、 C_l 及び R_{ON} のインピーダンスに比べて十分小さいので省略し、ドレインに接続される負荷抵抗 R_L を加えると、同図 (b) に示す簡略化されたON状態の等価回路を得る。また、OFF状態のときには同図 (b) から R_{ON} を取除いた等価回路で表せる。ON状態とOFF状態の等価回路を組合せることにより、本文中の図 2.8 の等価回路を得る。ディジタルダブルバランスミキサでは、搬送波の半周期毎に、2つのFETが交互にON・OFFするが、ON状態とOFF状態の等価回路で異なる部分は R_{ON} のみである。しかも R_{ON} が接続されているドレイン及びソースは、それぞれ2つのFET間で並列接続されているので、結果として、どちらのFETがON状態にあるときも図 2.8 の等価回路で表される。

【付録 参考文献】

- (1) C. A. Liechti, "Microwave Field-Effect Transistors—1976," IEEE Trans. Microwave Theory & Tech., vol. MTT-24, no. 6, pp. 276-299 (1976) .



(a) FET model



(b) Simplified model for FET in the "ON" state

図 A・1 FETスイッチの等価回路

本論文に関する著者の発表論文等

1. 学会誌論文

= 直接関連する論文 =

- (1) 山尾, 鈴木, "GaAs-FET ダブルバランスミキサを用いた直交形変調器の設計," 信学論(B), vol. J65-B, no. 9, pp. 1140-1147 (1982-9).
- (2) 山尾, 斉藤, "ディジタル移動通信用低消費電力直交変調IC," 信学論(C), vol. J76-C-I, no. 11, pp. 453-461 (1993-11).
- (3) 山尾, "DSPを用いた直交形ディジタル・アナログ共用FM変調器の設計," 信学論(B), vol. J69-B, no. 5, pp. 475-484(1986-5).
- (4) 山尾, 菅田, "GaAs 広帯域モノリシックスイッチ," 信学論(C), vol. J68-C, no. 3, pp. 163-170 (1985-3).
- (5) Y. Yamao and Y. Nagao, "Predictive Antenna Selection Diversity (PASD) for TDMA Mobile Radio," 信学論(EB), vol. E77-B, no. 5, pp. 641-646 (May 1994).

= 関連する論文 =

- (1) 鷹見, 斉藤, 富里, 山尾, "QPSK移動無線通信における近似ナイキスト伝送の検討," 信学論(B), vol. J74-B-II, no. 7, pp. 405-412 (1991-7).
- (2) 垂沢, 山尾, 斉藤, "ディジタルループプリセット形高速周波数シンセサイザ," 信学論(B), vol. J75-B-II, no. 6, pp. 345-353 (1992-6).
- (3) 鈴木, 山尾, "ディジタル信号処理によるディジタルFM直交形変調器の設計," 信学論(B), vol. J65-B, no. 9, pp. 1148-1155 (昭57-9) .
- (4) H. Suzuki, K. Momma and Yamao, "Digital Portable Transceiver Using GMSK Modem and ADM Codec," IEEE J. Select. Areas Commun., vol. SAC-2, no. 4, pp. 604-610, (July. 1984).
- (5) H. Suzuki, Y. Yamao and K. Momma, "Single-chip Baseband Waveform Generator CMOS-LSI for Quadrature-type GMSK Modulator," Electron. Lett., vol. 20, no. 21, pp. 875-876 (Oct. 1984).

2. 国際会議講演

- (1) Y. Yamao and S. Saito, "Low Power Quadrature Modulator IC's for Digital Mobile Radios," Proc. 3rd Asia-Pacific Microwave Conference., Tokyo, pp. 771-774 (Sept. 1990).

- (2) Y. Yamao and Y. Nagao, "Predictive Antenna Selection Diversity (PASD) for TDMA Mobile Radio," Proc. IEEE ICC'91, Denver, pp. 1480-1484, (June 1991).
- (3) Y. Yamao, S. Saito, H. Suzuki and T. Nojima, "Performance of $\pi/4$ -QPSK Transmission for Digital Mobile Radio Applications," Proc. IEEE G'COM'89, Dallas, pp. 443-473 (Nov. 1989).

3. 口頭発表

[電子情報通信学会全国大会]

- (1) 鈴木, 山尾, "GMSK変調器の構成法に関する一検討," 昭55信学総全大, 2106.
- (2) 山尾, 鈴木, "ディジタル化GMSK変調器の実験的検討," 昭55信学通信全大, 473.
- (3) 鈴木, 山尾, "ディジタル化GMSK変調器設計法の検討," 昭55信学通信全大, 472.
- (4) 山尾, 鈴木, "ディジタル化直交形変調器の高速化に関する検討," 昭56信学総全大, 2170.
- (5) 山尾, 鈴木, "送信周波数オフセットを用いた周波数ドリフト抑制法," 昭57信学総全大, 2130.
- (6) 山尾, 鈴木, "ディジタル型同期検波器の引込特性改善法," 昭57信学通信全大, 544.
- (7) 山尾, 蒼田, "広帯域GaAsモノリシックスイッチ," 昭58信学総全大, 476.
- (8) 鈴木, 山尾, 門馬, "GMSK直交形変調器に用いるベースバンド波形生成LSIの特性," 昭59信学通信全大, 2420.
- (9) 山尾, 鈴木, 門馬, "引込特性を改善したMSK同期検波IC," 昭59信学通信全大, 2421.
- (10) 山尾, 蒼田, "GaAs広帯域モノリシックスイッチの特性," 昭59信学光電波全大, S1-9.
- (11) 山尾, "DSPを用いた直交形ディジタル・アナログ共用変調器," 昭60信学総全大, 2409.
- (12) 山尾, 佐和橋, "ディジタルIC化に適したFM復調器の一構成法," 昭61信学総全大, 2338.
- (13) 山尾, 斉藤, "低消費電力モノリシック直交変調器," 1989信学春季全大, B-826.
- (14) 垂沢, 斉藤, 山尾, "ディジタル・ループプリセット形高速周波数シンセサイザ," 1989信学春季全大, B-820.
- (15) 斉藤, 山尾, "位相尤度比較(PLC)選択合成ダイバシチ," 1989信学秋季全大, B-501.

- (16) 垂沢, 山尾, "DLP高速周波数シンセサイザ," 1989信学秋季全大, B-545.
- (17) 山尾, "800MHz帯GaAsモノリシック直交変調器," 1990信学春季全大, B-373.
- (18) 鷹見, 齊藤, 富里, 山尾, "QPSK移動無線伝送におけるフィルタ系歪の影響," 1990信学春季全大, B-306.
- (19) 齊藤, 山本, 山尾, "直接位相量子化(DPQ)を用いた全デジタルQPSK同期検波回路," 1990信学春季全大, B-381.
- (20) 大野, 広池, 齊藤, 山本, 山尾, "TDMA移動通信の室内伝送実験," 1990信学秋季全大, B-266.
- (21) 小林, 山尾, 上林, "デジタル移動通信におけるコーディング情報利用形VOX制御," 1990信学秋季全大, B-290.
- (22) 垂沢, 山尾, "高速切換周波数シンセサイザ用ファジィ推論制御電圧設定法," 1990信学秋季全大, B-306.
- (23) 富里, 千葉, 山尾, "デジタル移動通信用線形飽和増幅器のバースト送信特性," 1990信学秋季全大, B-310.
- (24) 山本, 鷹見, 齊藤, 山尾, "検波位相尤度を用いたQPSK回線品質測定," 1991信学春季全大, B-355.
- (25) 山尾, 富里, 室田, "デジタル移動通信方式用携帯機の設計構想," 1991信学春季全大, B-356.
- (26) 山尾, 長尾, "線形予測アンテナ選択合成ダイバーシチ受信法の提案," 1991信学春季全大, B-397.
- (27) 山口, 山尾, "リミタ増幅器を用いた低消費電力線形受信機," 1991信学春季全大, B-366.
- (28) 垂沢, 山尾, "位相差デジタルホールド形PLLを用いた高速シンセサイザ," 1991信学秋季全大, B-204.
- (29) 長尾, 清水, 山尾, "TDMA移動通信におけるアンテナ予測選択ダイバーシチの適用効果," 1991信学秋季全大, B-219.
- (30) 鷹見, 清水, 山尾, " $\pi/4$ QPSK移動無線伝送における変調誤差の影響," 1991信学秋季全大, B-237.
- (31) 富里, 千葉, 山尾, "デジタル移動機送信系における変調精度の検討," 1991信学秋季全大, B-238.

- (1) 鈴木, 山尾, "FM用直交形変調器のディジタル化に関する検討," 信学技報, CS79-250 (1980-3).
- (2) 山尾, 鈴木, "GaAs FET ダブルバランスミキサを用いた直交形変調器," 信学技報, CS82-3 (1982-4).
- (3) 鈴木, 山尾, 菊池, "MSK同期検波用1チップCMOS-IC," 信学技報, CS82-2 (1982-4).
- (4) 山尾, 鈴木, "送信周波数制御AFCによるディジタル信号伝送特性の改善," 信学技報, CS83-6 (1983-4).
- (5) 山尾, 菅田, "GaAs 広帯域モノリシックスイッチ," 信学技報, SSD83-132 (1984-1).
- (6) 山尾, "DSPを用いた直交形ディジタル・アナログ共用FM変調器の設計," 信学技報, CAS84-240 (1985-3).
- (7) 山尾, 斉藤, 鷹見, 山本, "QPSK移動無線伝送系の検討," 信学技報, RCS89-32 (1989-10).
- (8) 斉藤, 山本, 山尾, "全ディジタル化ACT同期検波回路," 信学技報, RCS89-64 (1990-3).
- (9) 垂沢, 山尾, 斉藤, "ディジタル・ループプリセット形高速周波数シンセサイザ," 信学技報, CAS89-167 (1990-3).
- (10) 鷹見, 斉藤, 富里, 山尾, "QPSK移動無線通信における近似ナイキスト伝送の検討," 信学技報, RCS90-6 (1990-7).